



# 省エネ・脱炭素社会の実現に向けた パワーエレクトロニクスへの期待と EMC課題

井瀧 貴章(大阪大学)

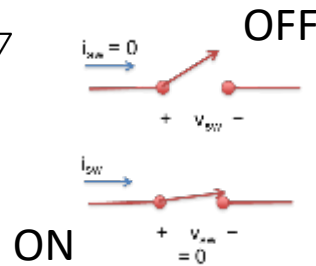
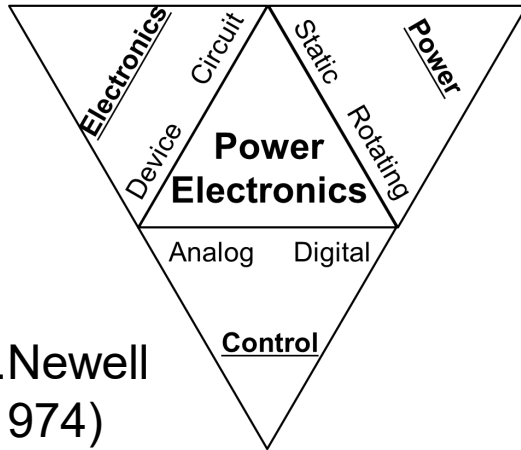
2024/5/16  
14:35 – 15:15

# 発表の流れ

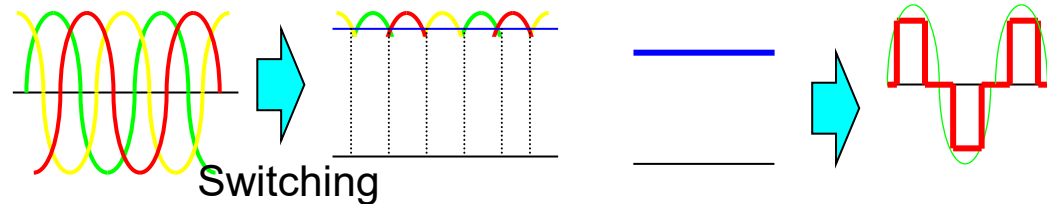
- はじめに(パワーエレクトロニクスのEMC)
- パワー半導体デバイスの動作特性とノイズ
  - Si PiN ダイオード, SiC ショットキーバリアダイオード
  - Si IGBT, SiC MOSFET, GaN HEMT
- SiCパワーモジュールのEMC設計に関する検討
  - パワーモジュール内部のノイズ分布可視化・ノイズ源モデリング検討
  - 配線設計・モジュール内蔵素子によるノイズ低減
  - インピーダンスバランスを考慮したコモンモードノイズ低減
- まとめ

# パワーエレクトロニクス

- パワー半導体デバイスのスイッチング動作 ⇒ 高効率電力変換, 制御
- 電子工学・制御工学・電力工学の融合



- 電圧・電流・周波数・位相など  
電気特性(のうち一つ以上)を変える  
- 変換に伴うエネルギー損失は  
小さい方が望ましい



W.E.Newell  
(1974)

## システムの高度化・複雑化

↓  
電磁気学、熱力学、流体力学  
信号処理、物性物理学  
数値計算、シミュレーション...

## 適用範囲の拡大

省エネ, 脱炭素社会の実現  
再生可能エネルギーの有効利用



持続可能な開発目標 (SDGs)

## Society 5.0 for SDGs



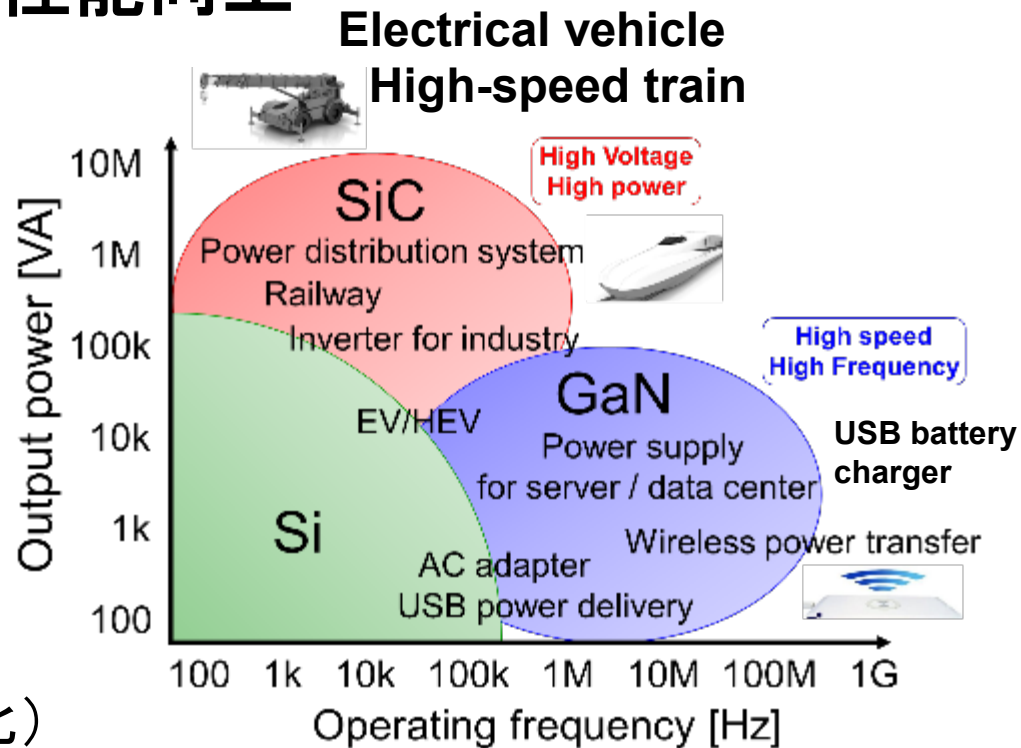
第5期科学技術基本計画  
“Society 5.0”

# パワー半導体デバイスの性能向上

ワイドバンドギャップ  
パワー半導体デバイス  
(Si→SiC, GaN,...)

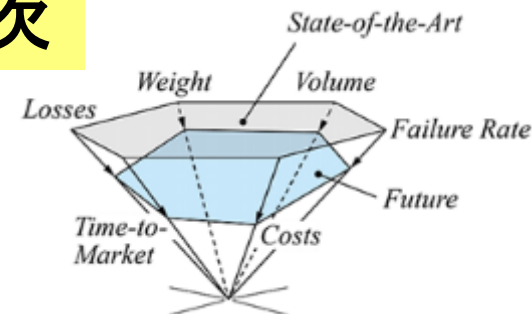
- 高耐圧・大電力容量
- 高速スイッチング動作
- 高電力密度
- 高周波数・高温動作

➡ 電力変換技術の適用拡大  
(高効率・高機能化)



## 高度なレベルでの「摺り合わせ」が必要不可欠

- 周辺技術 (受動素子特性・制御系設計)
- 実装技術 (冷却放熱・ワイヤボンディング・ダイアタッチ・モールド樹脂・絶縁基板)
- コスト (小型・高信頼性との両立)
- 電磁ノイズ (高速スイッチング動作に伴うノイズレベル増大・広帯域化)



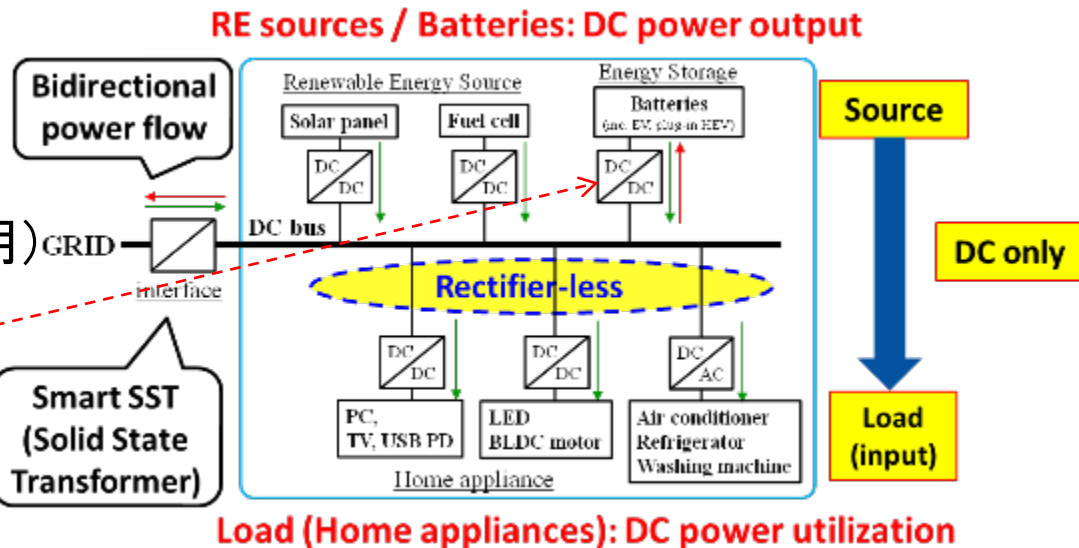
# 次世代パワーエレクトロニクス

## 次世代電力系統

### ・直流給電システム

(エネルギーの地産地消, 水素・熱エネルギーの高度利用)

SiCパワーモジュールの適用によってさらなる高効率化が期待



## 次世代モビリティ

### ・電動航空機

### ・「空飛ぶクルマ」= 電動垂直離着陸機

(eVTOL: Electric Vertical Take Off and Landing aircraft)

## 次世代パワーエレクトロニクス

⇒ 電力変換・制御(省エネ) + ICTの高度利用によるエネルギーマネジメント

⇒ 通信・制御システムの原因不明の故障・電磁障害を防ぐことが重要!

(従来より広い周波数範囲・レベルを対象としたEMC設計が求められる)

**SiCパワーデバイス適用におけるEMC課題検討は不可避!**

# 縦型パワーデバイスの適用領域 (Si, SiC)

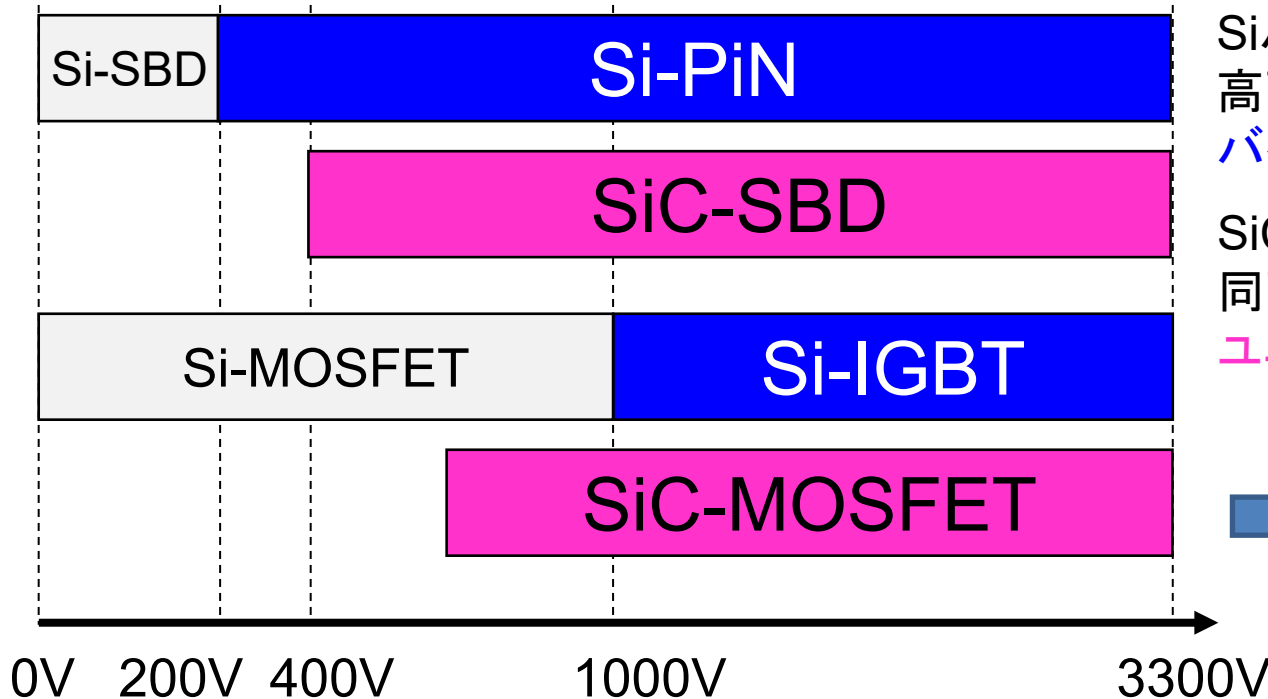
## バイポーラ構造 (PiNダイオード, IGBT)

少数キャリアデバイス (少数キャリアの注入量  $\leftrightarrow$  導通抵抗)

少数キャリアの振る舞い  $\Rightarrow$  スイッチング動作に影響 (逆回復現象, テール電流)

## ユニポーラ構造 (ショットキーバリアダイオード, MOSFET)

多数キャリアデバイス: (不純物濃度  $\leftrightarrow$  導通抵抗)



Siパワーデバイスの場合  
高耐圧用途では  
バイポーラ構造をとるしかない

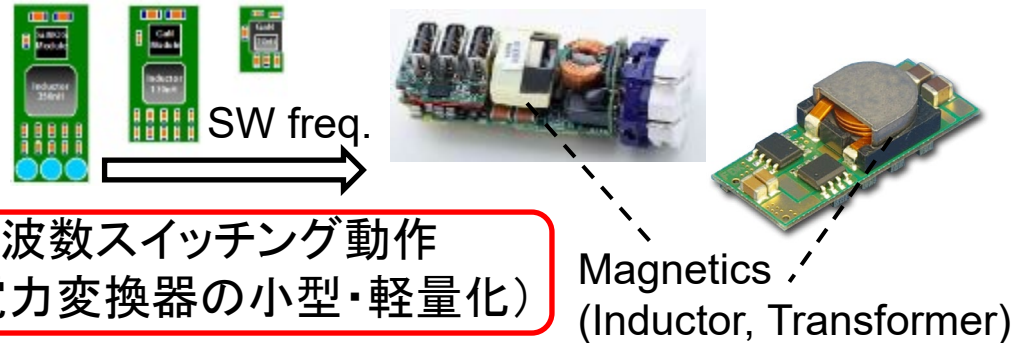
SiCパワーデバイスであれば  
同耐圧領域を  
ユニポーラ構造にできる

➡ 高電圧用途でも  
高速スイッチング動作が  
実現可能になると期待  
(スイッチング損失低減)

# パワー半導体デバイスの進化とEMC課題

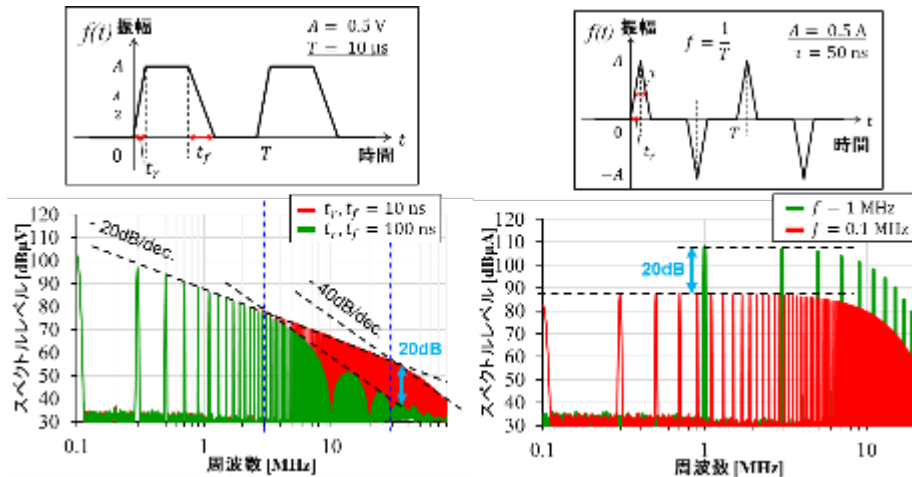
パワー半導体デバイスに対する要求

- 高電圧動作 ( $RI^2$ ロスの低減)
  - 低オン抵抗 (導通損失の低減)
  - 高速スイッチング動作 (スイッチング損失の低減)
- SW freq. →
- 高周波数スイッチング動作 (電力変換器の小型・軽量化)

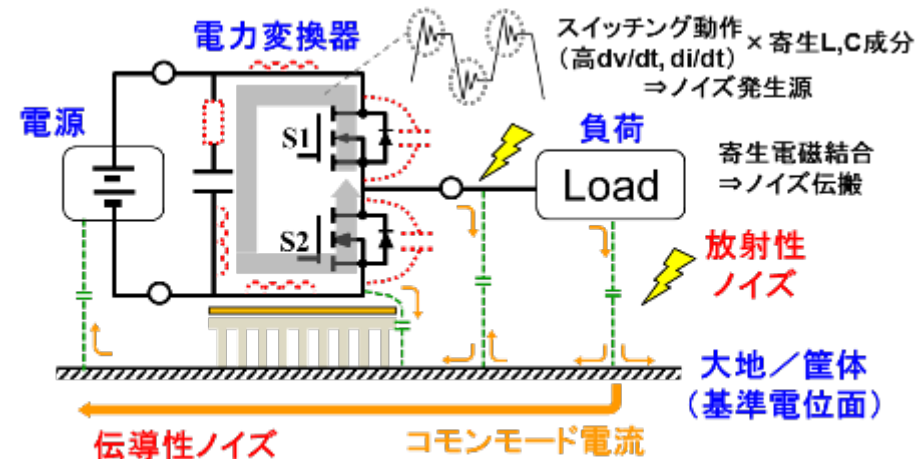


高速・高周波数スイッチング動作に伴って顕在化するEMC課題

高周波数帯のスペクトルレベル増大



寄生LC成分, 空間電磁結合のモデル化



パワー半導体デバイスの動作特性解析→ノイズ発生メカニズム解明

# ダイオード動作特性評価 (Si PiND, SiC SBD)

## 試験回路の動作条件

- MOSFET : IPP60R099CP (Infineon)  
Switching frequency : 100 kHz, D = 0.5
- Load : 75 Ω
- Inductor : 150 μH (CCM operation)
- Input : 100V<sub>dc</sub> / 5.33A  
→ Output : 200V<sub>dc</sub> / 2.67A

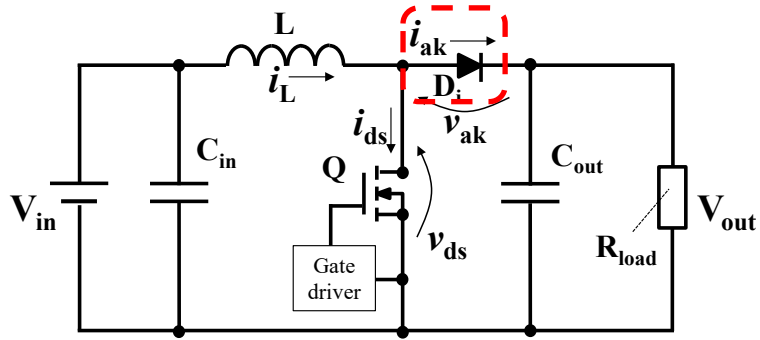


Fig. 昇圧コンバータの等価回路図

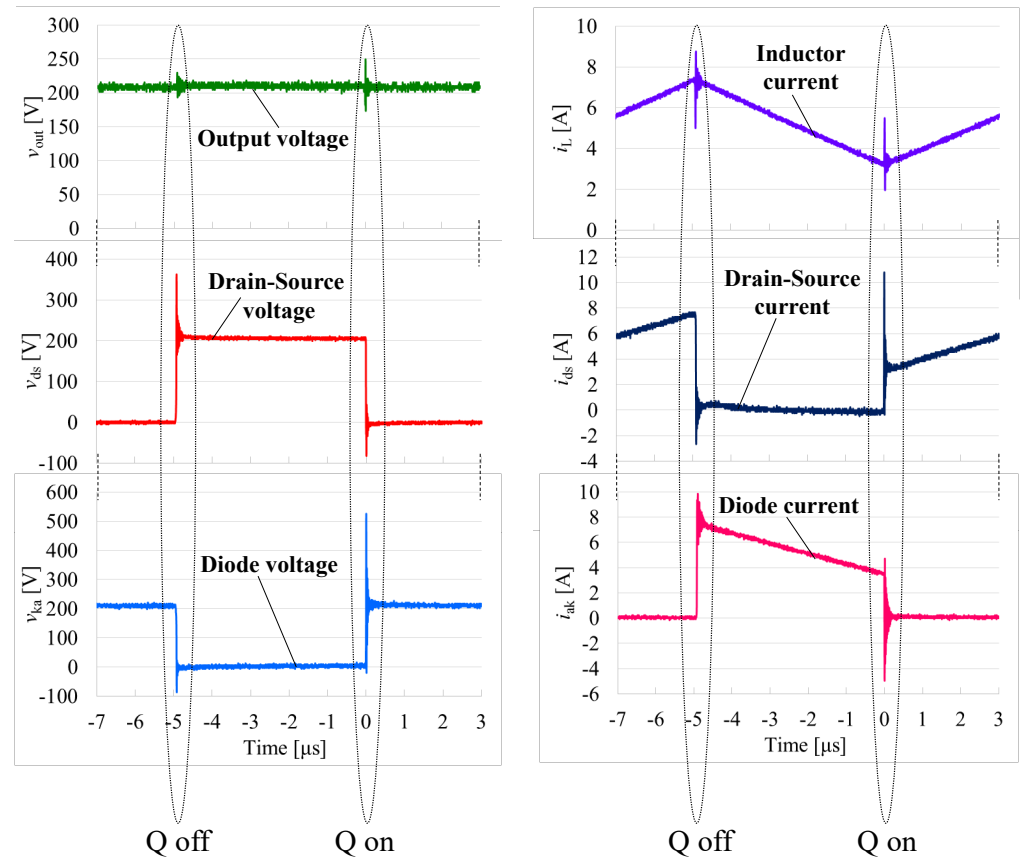


Fig. スイッチング1周期における電圧・電流の時間応答

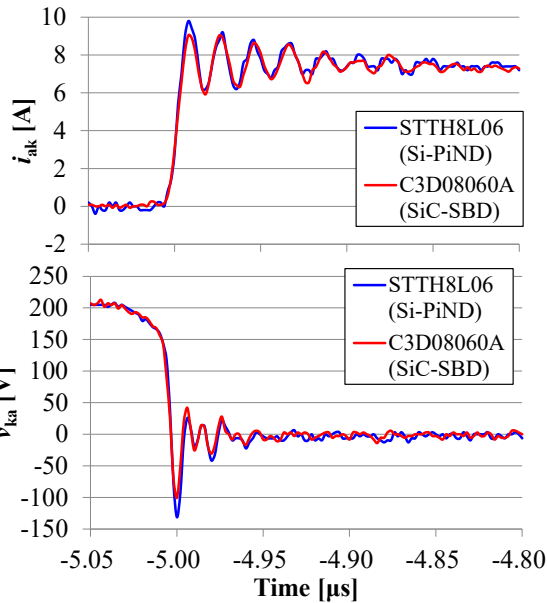
同一パッケージ (TO-220), 同等の電圧・電流定格 (600V, 10Aクラス) の Si PiNダイオード (バイポーラ), SiC ショットキーバリアダイオード (ユニポーラ) ⇒ 動作特性・伝導ノイズ特性の差異を検証

井瀨 貴章, 舟木 剛, 「SiCショットキーバリアダイオードの非導通時ESR特性がDC-DCコンバータの伝導性EMIノイズに与える影響評価」, 信学論B, Vol. J100-B, No.3, pp. 149-157 (2017).



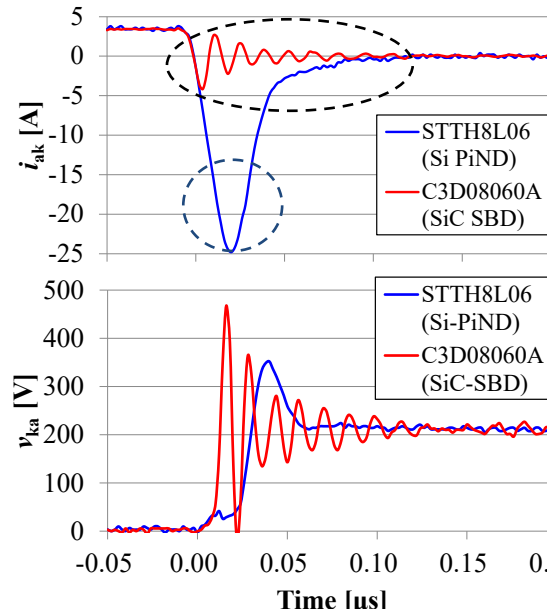
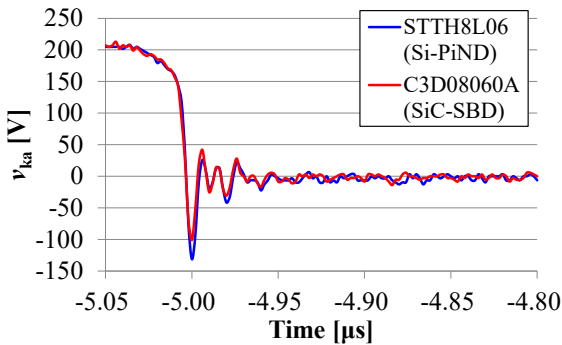
# SiCダイオードのノイズ源特性

ダイオード電流



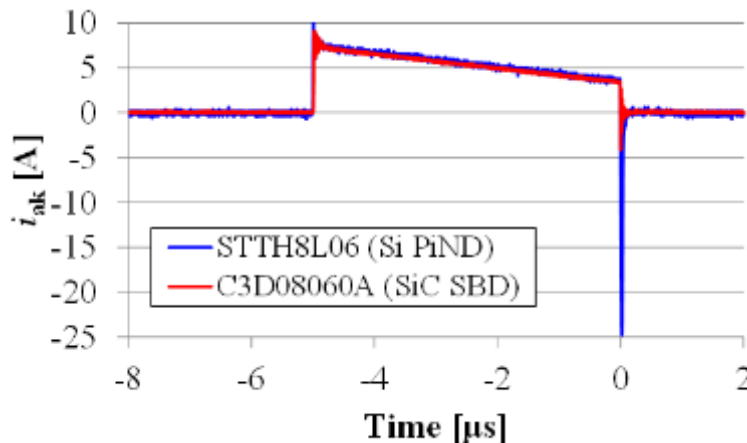
(a) ターンオン動作

ダイオード電圧

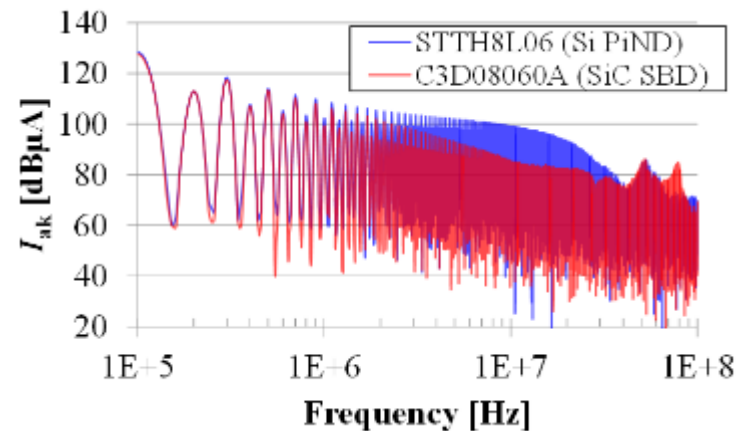


(b) ターンオフ動作

高周波数リングング  
(SiC SBD)  
逆回復現象  
(Si PiND)

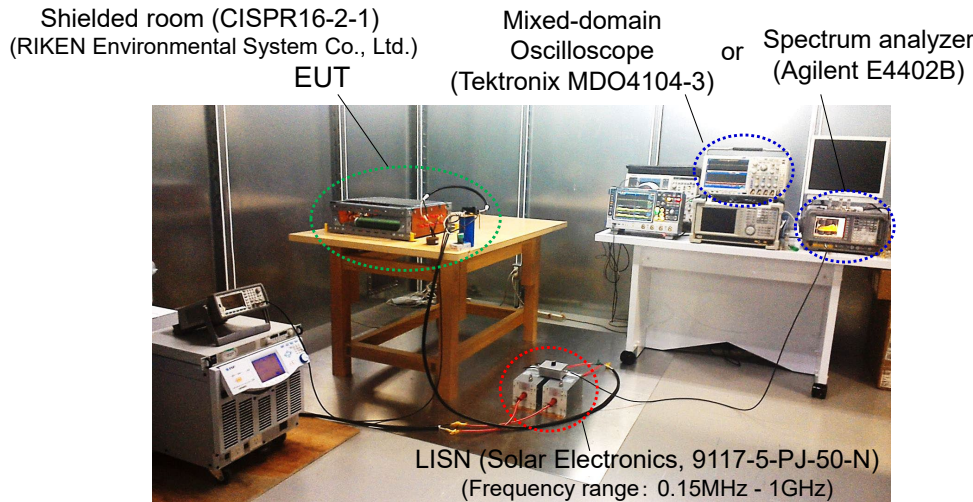


スイッチング1周期におけるダイオード電流



ダイオード電流の周波数スペクトル

# 試験回路の伝導ノイズ評価



伝導ノイズの評価環境

時間・周波数領域解析

⇒ダイオードのスイッチング特性と

回路の伝導ノイズスペクトルとの対応づけ

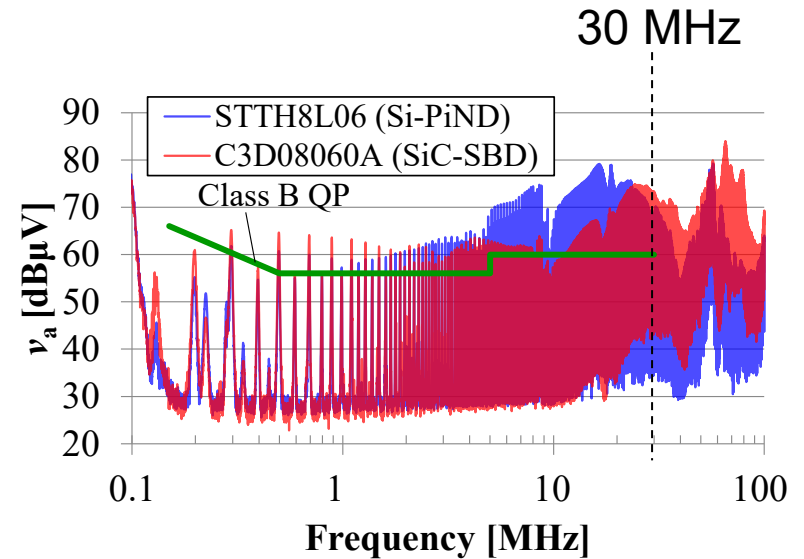


伝導ノイズ(上限30MHz)

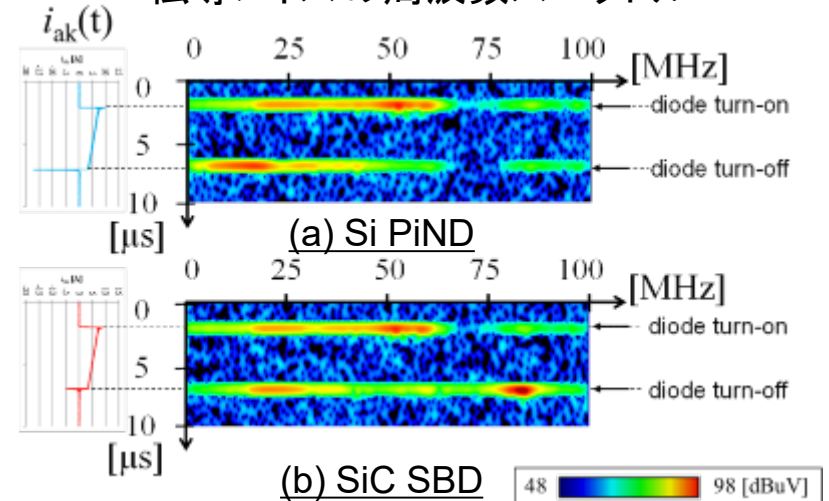
⇒Si PiNDの方がノイズレベル大  
(逆回復現象に起因)

30MHz以上の高周波数範囲

⇒SiC SBDの方がノイズレベル大  
(リングングに起因)



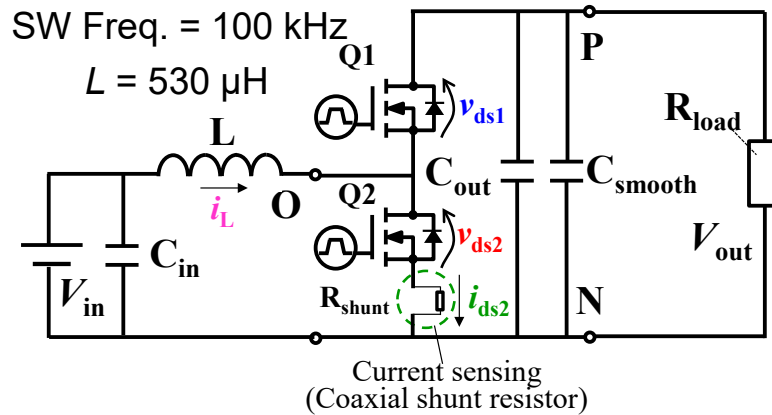
伝導ノイズの周波数スペクトル



伝導ノイズのスペクトログラム解析

# SiC/GaNトランジスタのノイズ源特性

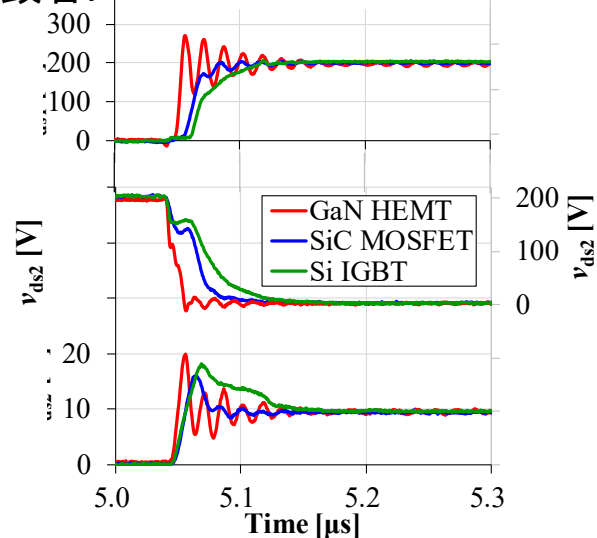
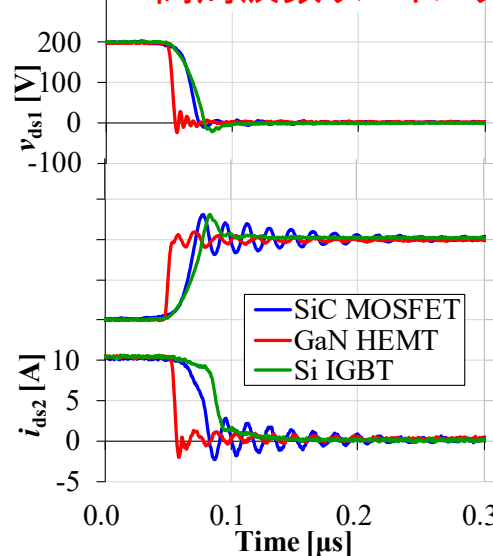
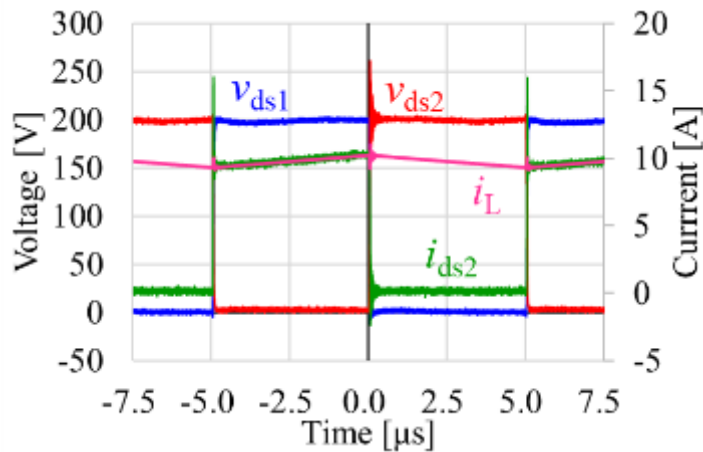
## 同期整流DC-DC昇圧型コンバータ



100V→200V, 負荷電流: 5 A (変換電力: 1 kW)  
回路実装条件は同じ(TO-220)



## スイッチング特性



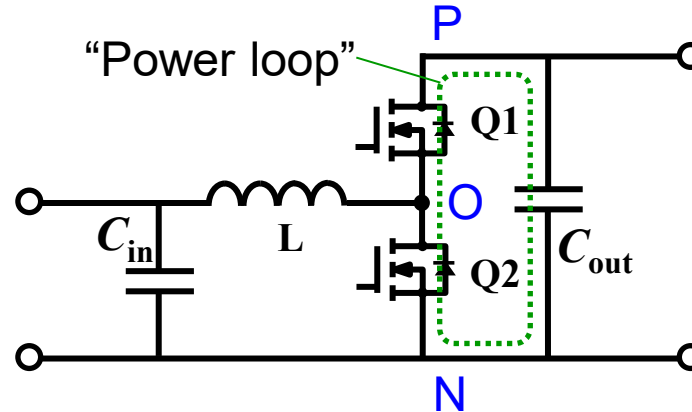
ユニポーラデバイス (SiC MOSFET, GaN HEMT)  
→高速スイッチング特性 (テール電流・逆回復現象なし)  
→高周波数リングングが顕著に

# 高周波振動(リングング)の等価回路モデル化

スイッチング動作時に生じる  
高周波振動(リングング)



「パワーロープ」における  
寄生LC共振電流



$$f = \frac{1}{2\pi\sqrt{LC}}$$

→スペクトルピーク  
レベルは評価困難

2次系(RLC回路)の  
ステップ応答(減衰振動)

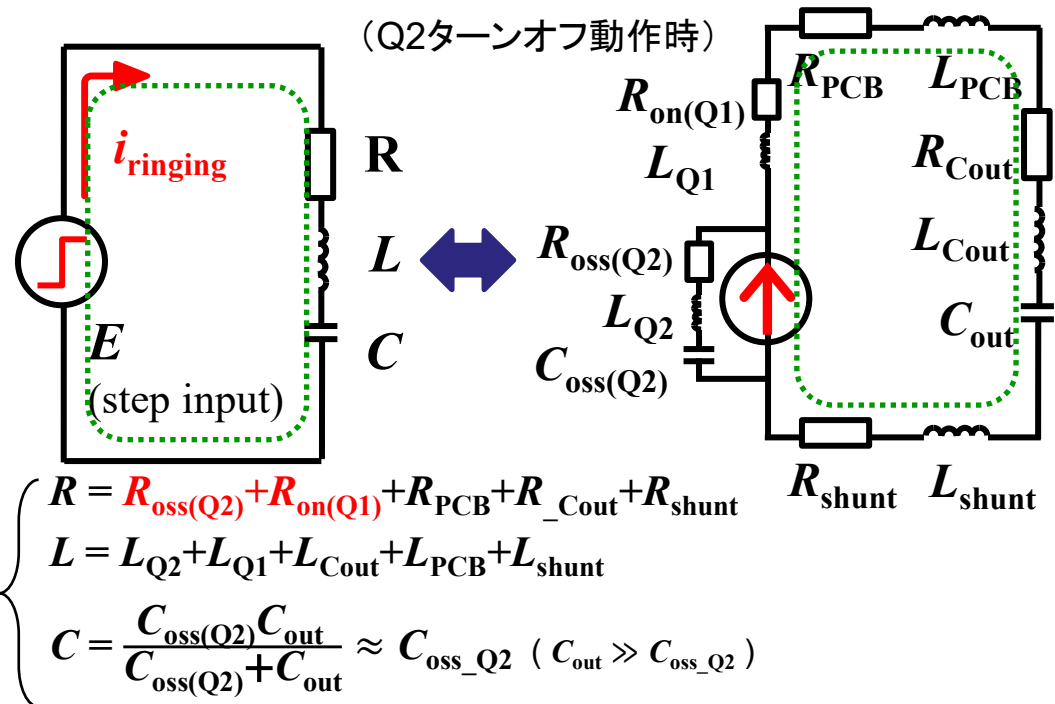
$$i(t) = \frac{E}{\beta L} \cdot e^{-\alpha t} \sin \beta t \quad (t > 0)$$

$$\alpha = \frac{R}{2L}, \beta = \frac{\sqrt{4LC - (RC)^2}}{2LC}$$

$\alpha$ : damping factor,

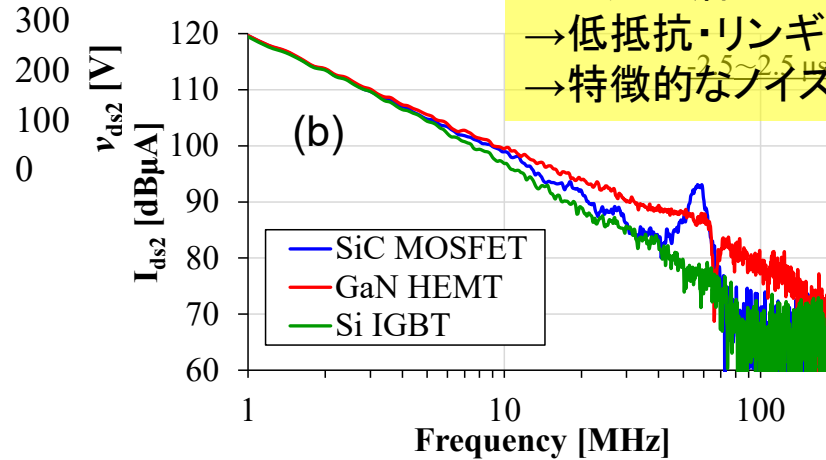
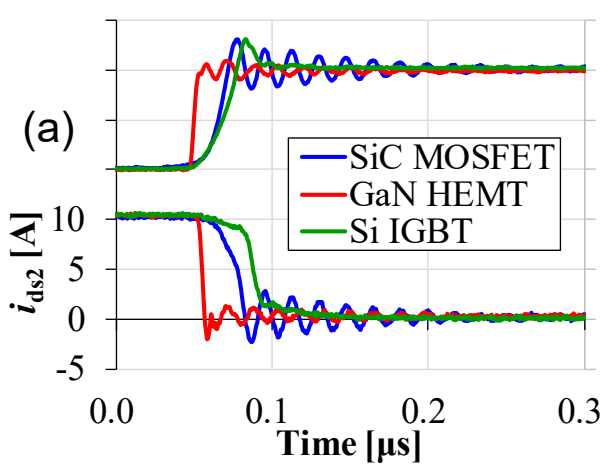
$\beta$ : oscillation frequency ( $= 2\pi f$ )

- 実測応答から減衰係数同定
- 個別トランジスタ特性評価  
によるモデル妥当性検証



# リングング電流の振動モード解析

WBG半導体を用いたユニポーラデバイス  
 →ドリフト層の不純物濃度が高い  
 →低抵抗・リングング減衰率が小さい  
 →特徴的なノイズが高周波帯に顕在化



ターンオフ動作時

(a) 過渡応答

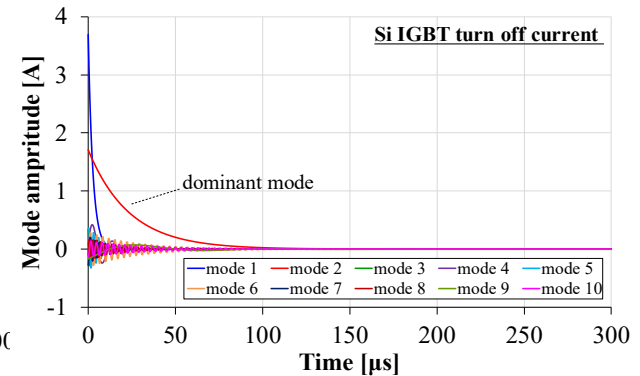
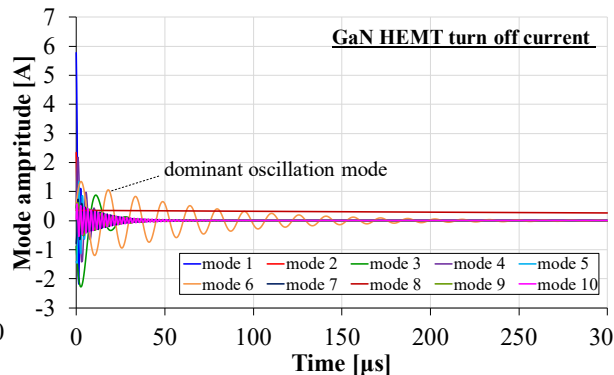
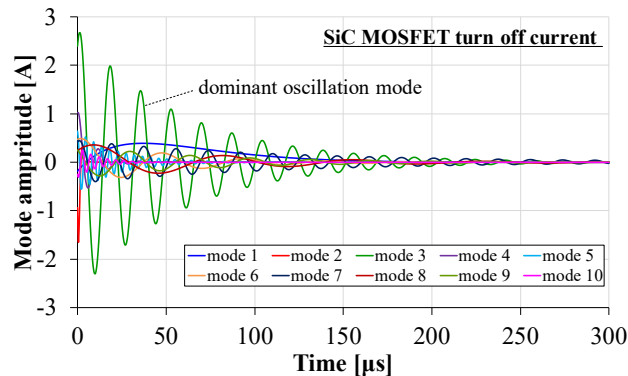
(b) FFTスペクトル

電流の振動モード解析  $e^{-\alpha t} \sin \beta t$   $\alpha$ : damping factor,  $\beta$ : oscillation frequency ( $= 2\pi f$ )

## SiC MOSFET

## GaN HEMT

## Si IGBT



$$\alpha = 1.74 \times 10^7$$

$$\beta = 3.66 \times 10^8 \text{ (58.2 MHz)}$$

$$\alpha = 1.56 \times 10^7$$

$$\beta = 4.09 \times 10^8 \text{ (65.0 MHz)}$$

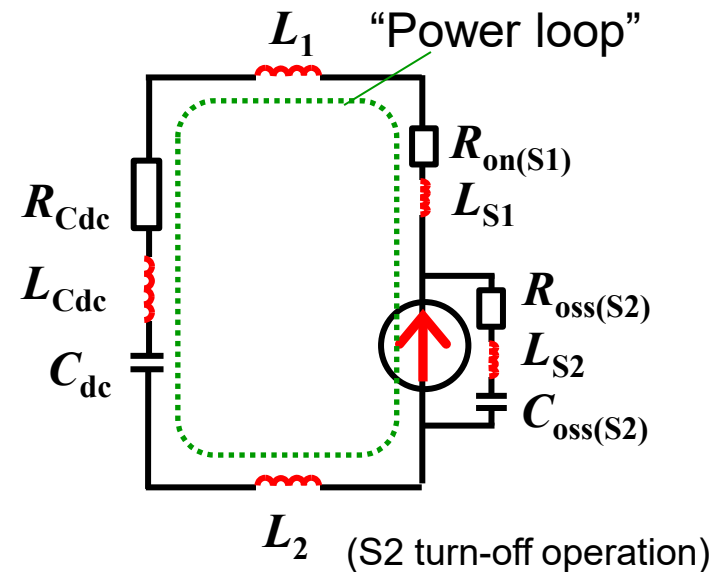
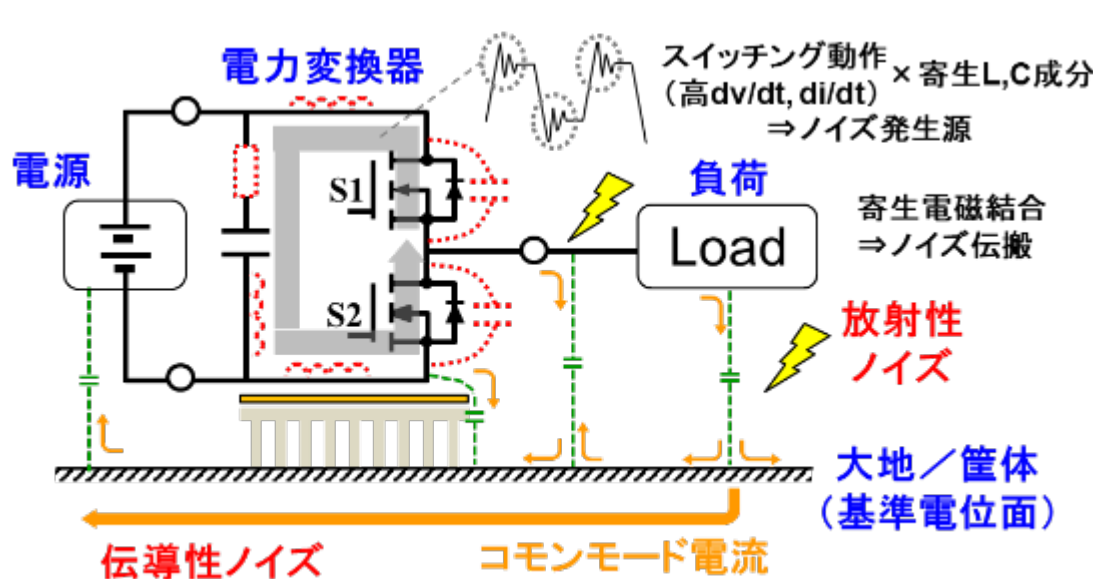
$$\alpha = 4.26 \times 10^7$$

$$\beta = \text{--- (振動項ない)}$$

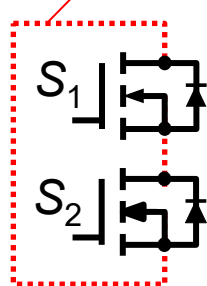
# パワーモジュール内部配線設計の基本方針

高速スイッチング動作とリングング低減の両立

⇒パワーデバイス周辺(パワーループ)の寄生インダクタンスを極力小さくする

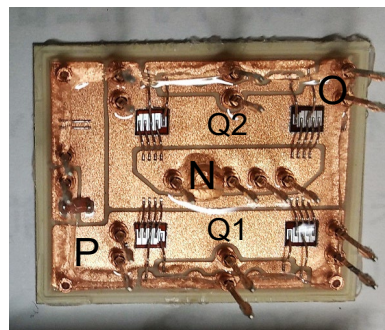


Power loop

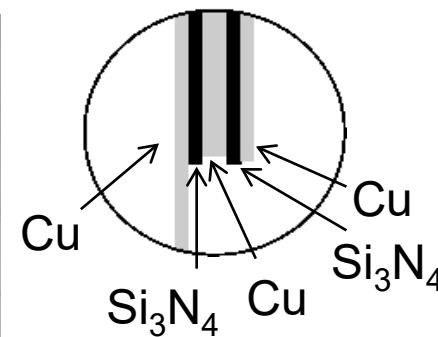


ディスクリート(個別)

集積



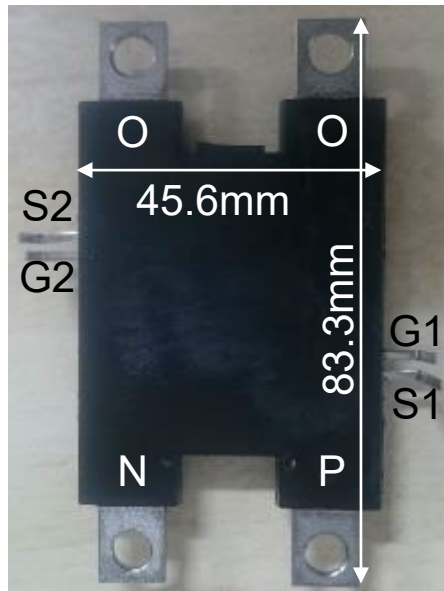
パワーモジュール (多層セラミック基板)



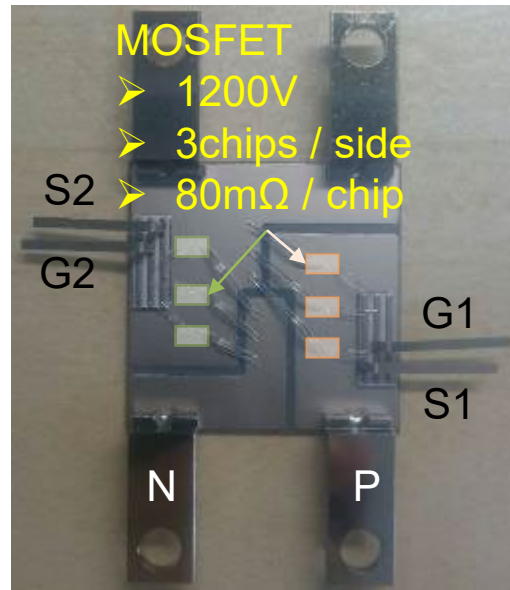
# パワーモジュールの配線インダクタンス評価

SiCハーフブリッジパワーモジュール

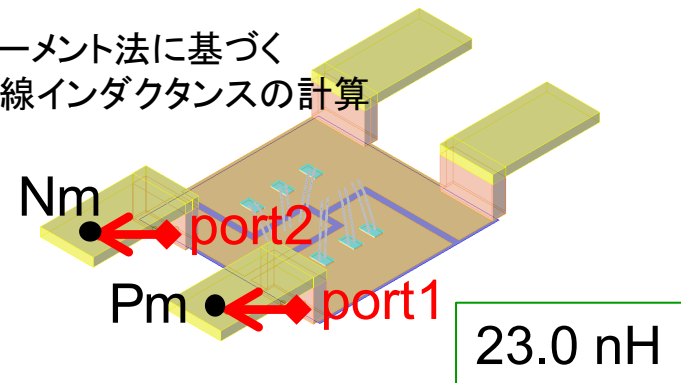
外形



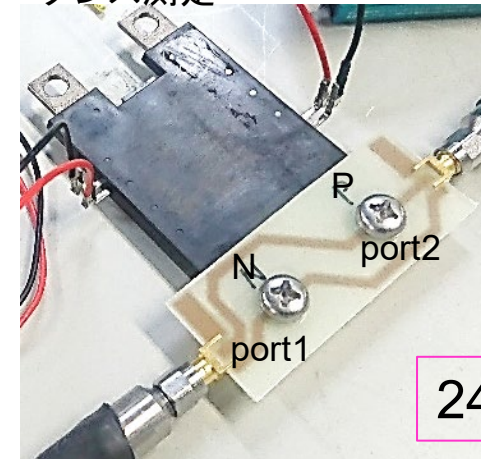
内部配線構造



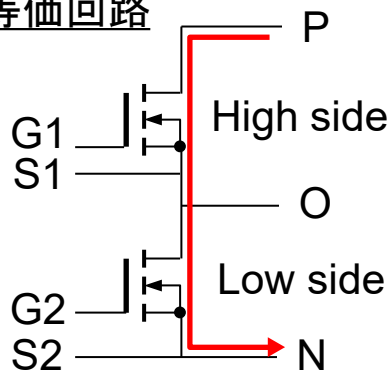
モーメント法に基づく  
配線インダクタンスの計算



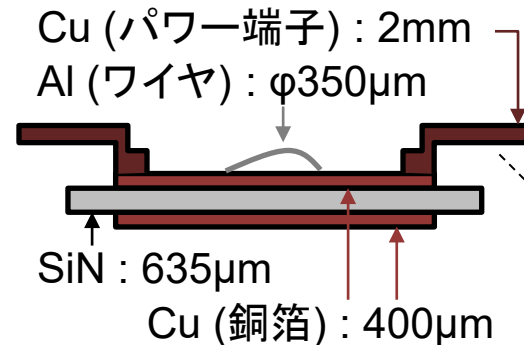
シャントスルー法による  
インピーダンス測定



等価回路

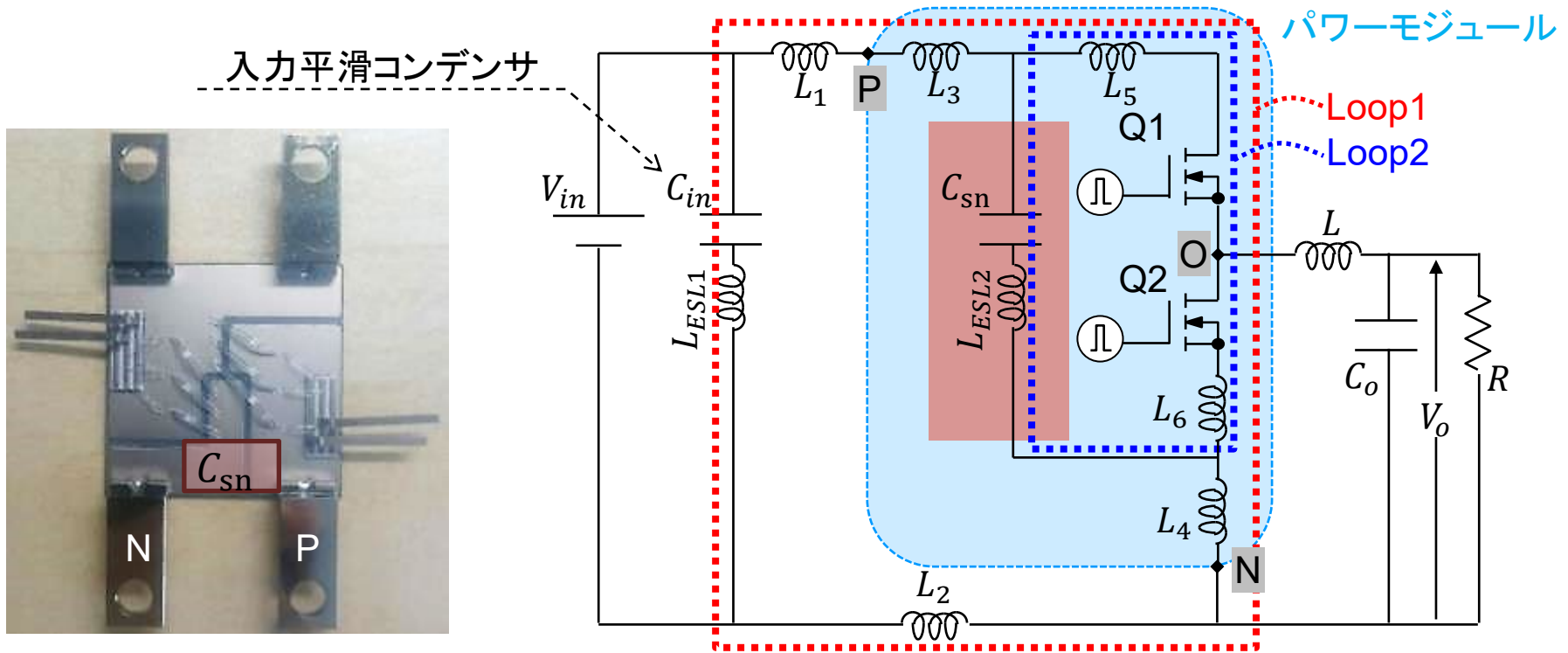


層構造



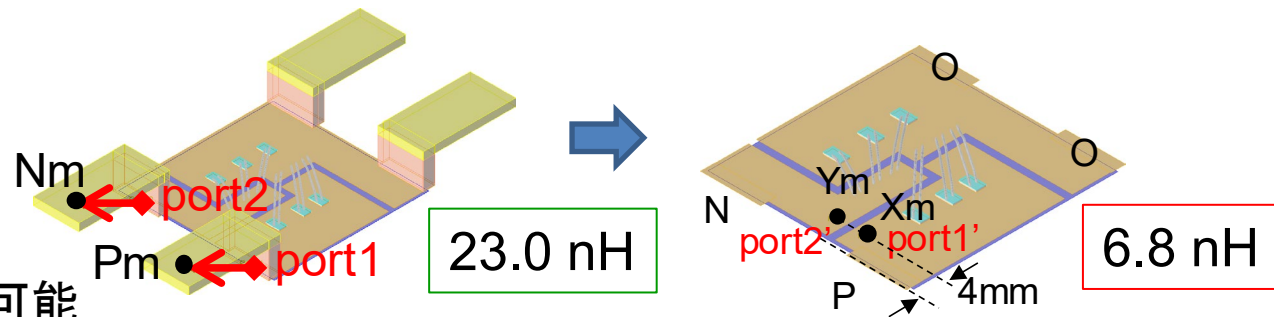
- Cu :  $\rho = 1.694\mu\Omega \cdot \text{cm}$
- Al :  $\rho = 2.67\mu\Omega \cdot \text{cm}$
- SiN :  $\epsilon_r = 8.5$

# DCリンクキャパシタのモジュール内実装



MoMに基づく  
パワーモジュール配線の  
インダクタンス計算

DCリンクC内蔵により  
実効的なループLの削減が可能





# 近傍磁界強度測定に基づく高周波電流分布推定

## 一般的な使われ方

- LSIに流れ込む高周波電源電流の測定  
(Magnetic Probe Method: IEC 61967-6)  
電子機器からの放射ノイズの一要因
- 静電気放電(ESD)により  
電子機器に流れ込む電流経路の可視化



パワーモジュール内部の  
電流分布推定に適用

$$H \approx \frac{I}{2\pi d}$$

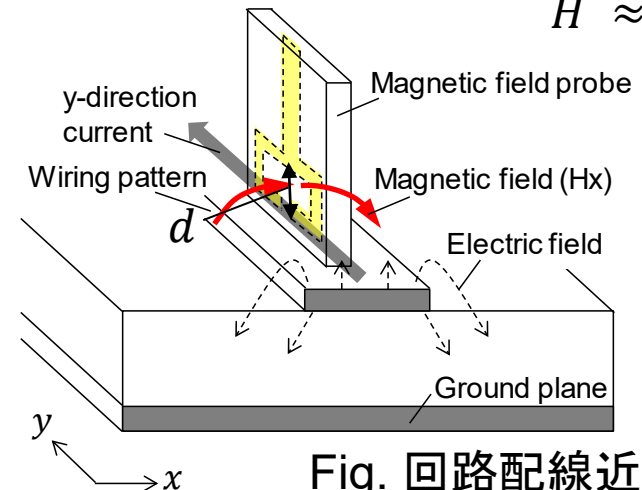
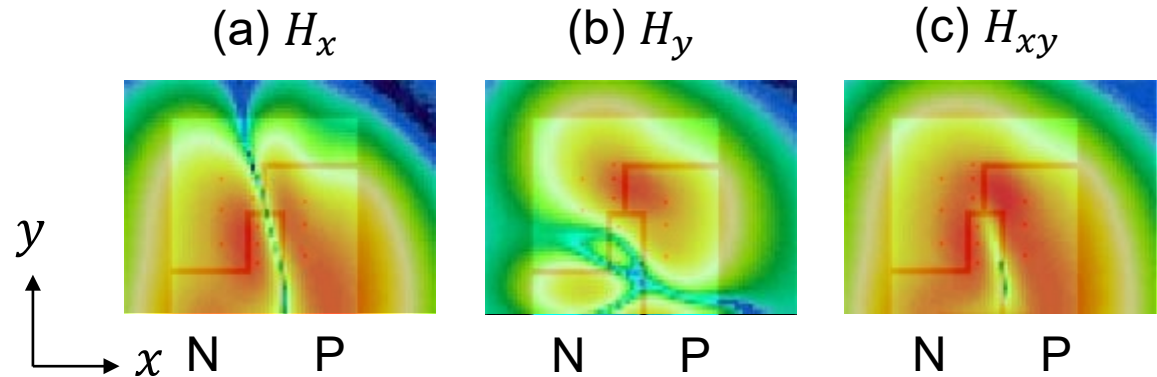
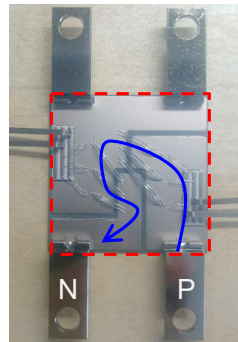
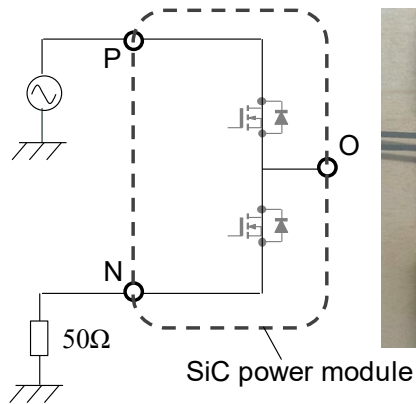


Fig. 回路配線近傍の  
磁界強度測定

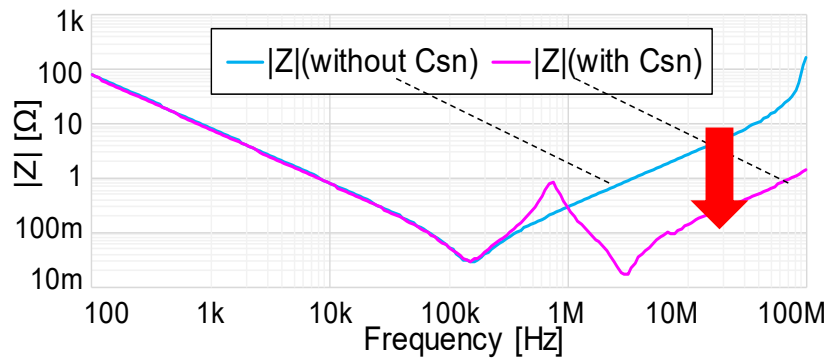
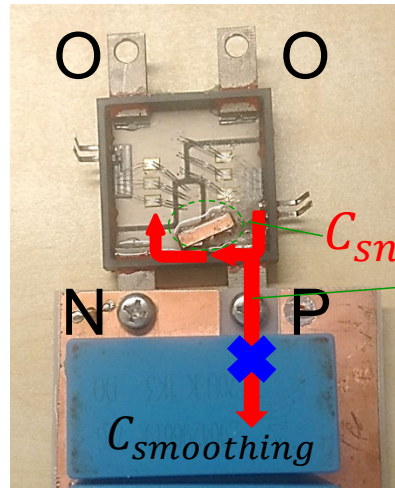
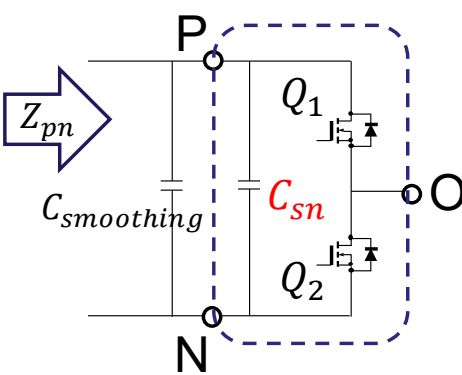


OSC: 1 MHz, 10 Vp-p



# モジュール内蔵DCリンクキャパシタの効果

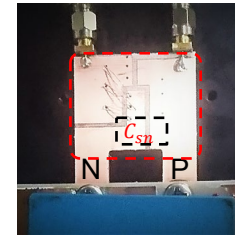
Current distribution mapping (10 MHz)



$f > 1 \text{ MHz}$

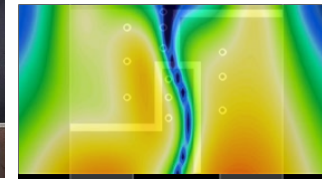
Csnありの方が $|Z_{pn}|$ を小さくできる

高周波ノイズ成分が  
DCバスラインに流出しない

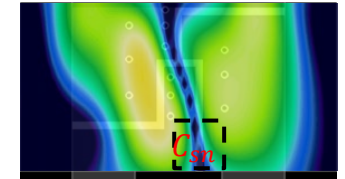


(i)  $H_x$

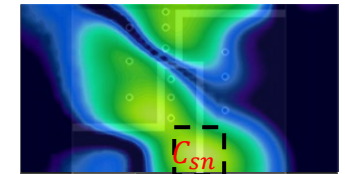
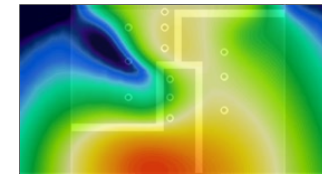
Without Csn



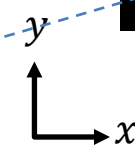
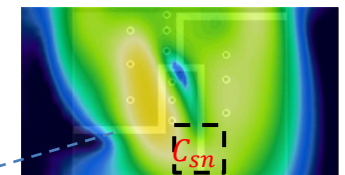
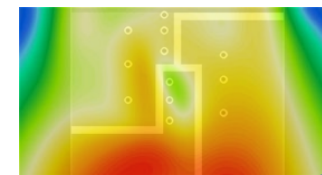
With Csn



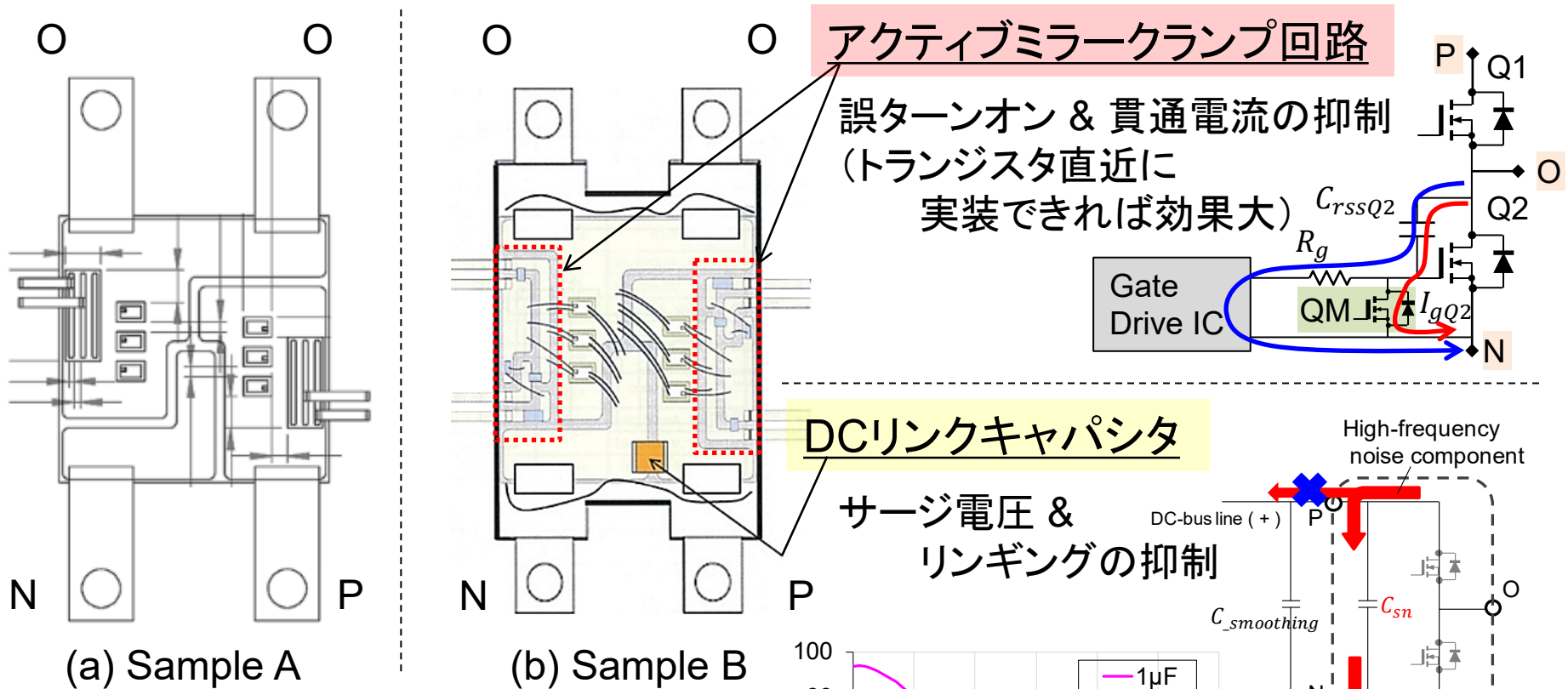
(ii)  $H_y$



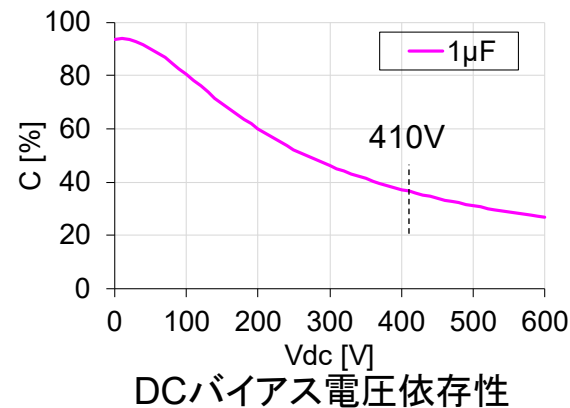
(iii)  $H_{xy}$



# SiCパワーモジュールの低電磁ノイズ設計検討

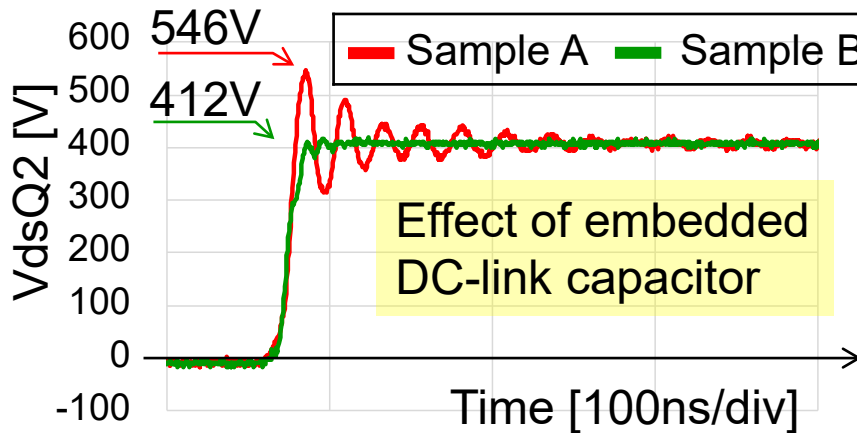
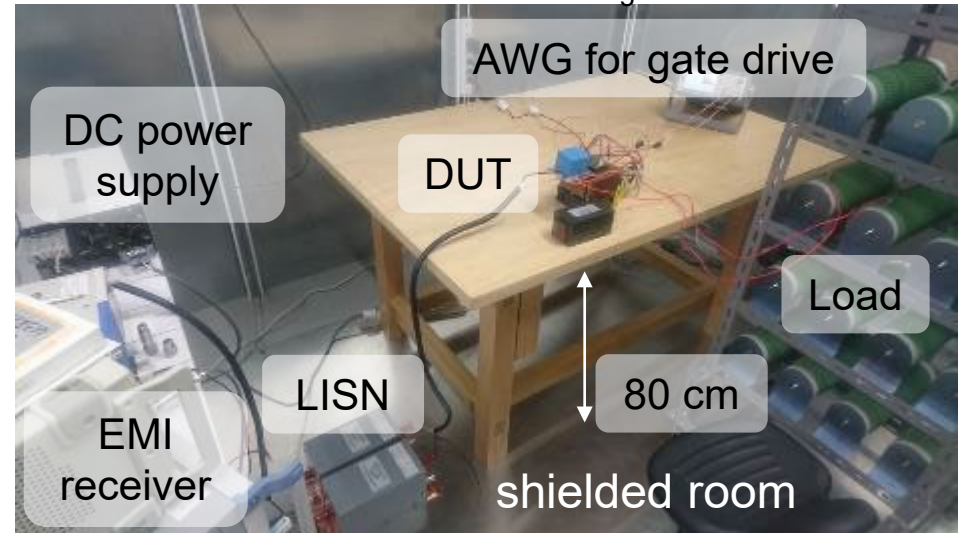
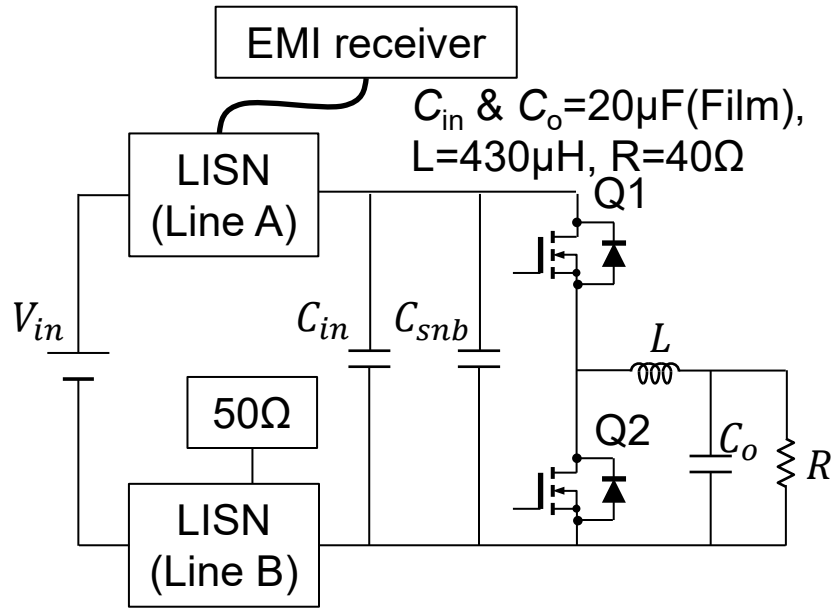


- ノイズ成分を流出させない
- 自身の動作の影響による故障・誤動作を起こさない

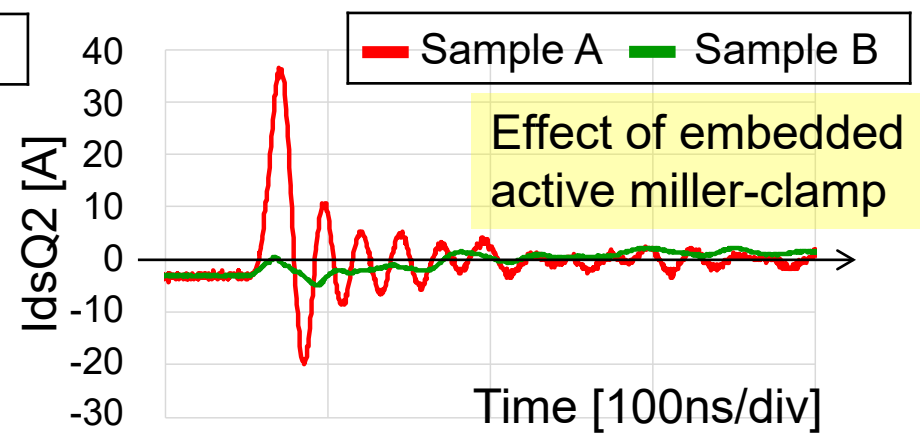


# SiCパワーモジュールの低電磁ノイズ設計実証

410V→200V, 1 kW (Load: 5 A),  
SW Freq. = 50 kHz (duty 0.488),  $R_g = 0 \Omega$



(a)  $V_{dsQ2}$  in Q2 turn-off operation



(b)  $I_{dsQ2}$  in Q2 turn-off operation

# 試験回路の伝導ノイズ評価

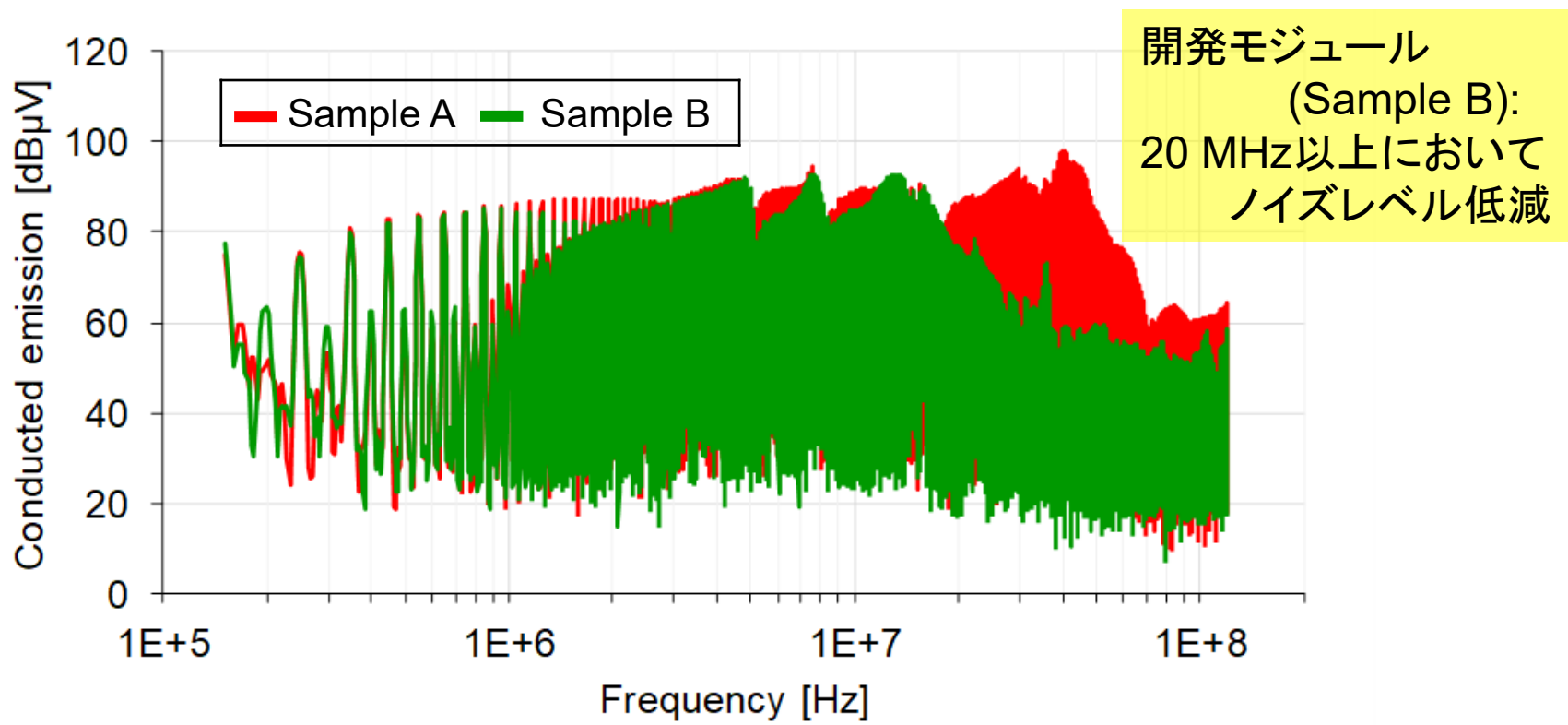


Fig. Measurement results of conducted EMI noise for DC-DC buck converter

DCリンクキャパシタ・アクティブミラークランプ回路のモジュール内実装  
⇒パワーモジュールの低電磁ノイズ設計

増田, 井瀨, 舟木 他, 「SiCパワーモジュールのEMC設計に関する一検討-内蔵DCリンクキャパシタ及びミラークランプによるスイッチングサージ低減効果の検証-」, 電気学会・電磁環境研究会, EMC-18-013, 2018年3月.

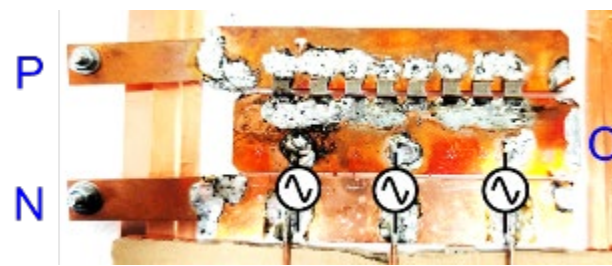
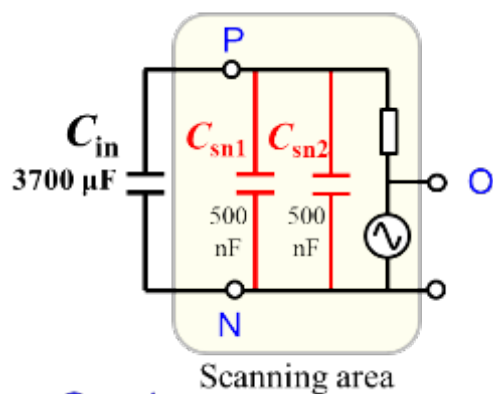
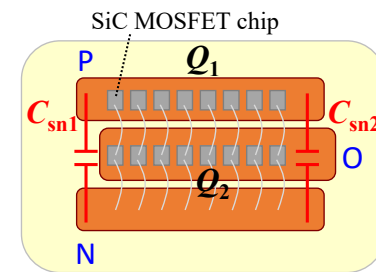
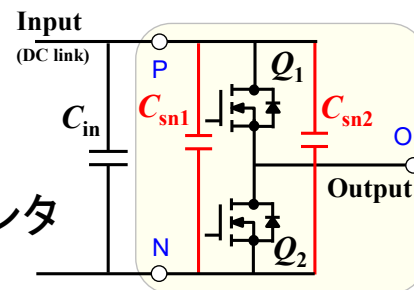
# 大電流SiCパワーモジュールの低EMI設計検討

SiCパワーモジュール(定格300A級)

...ハーブブリッジ上下アームそれぞれ6~10程度のチップを並列接続する必要がある

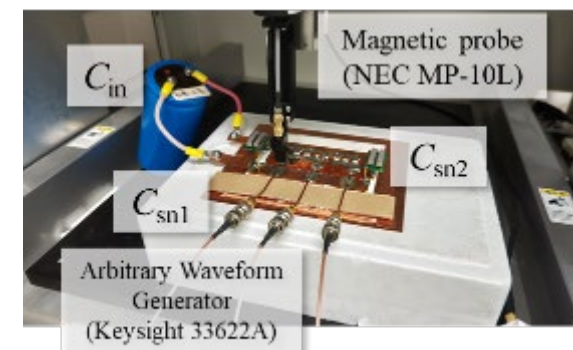
モジュール周辺の高周波電流分布DCリンクキャパシタ( $C_{sn}=500\text{ nF}$ )の実装状態別評価

( $C_{sn}$ なし、 $C_{sn1}$ あり、 $C_{sn1}$ 、 $C_{sn2}$ あり、近傍磁界強度分布測定)



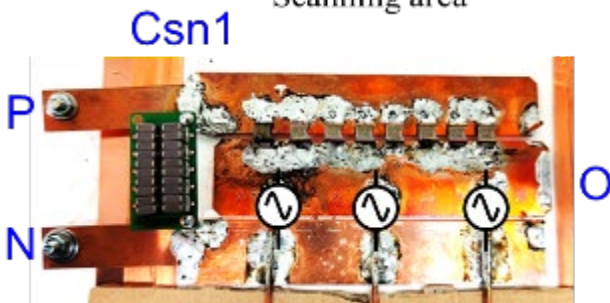
(a) w/  $C_{in}$ , w/o  $C_{sn}$

PN間に $C_{in}$  (3700  $\mu\text{F}$ )を接続

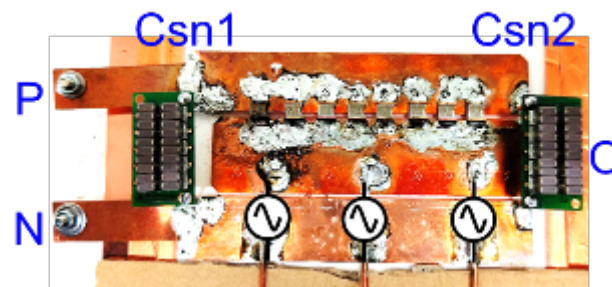


励振源(3点): 5Vp-pの正弦波(同相)  
周波数: 20 MHz (SWノイズ模擬)

井瀨, 舟木, 「近傍磁界強度分布に基づく大電流SiCパワーモジュールのEMI低減設計評価」, 電学論D, 2024年6月号掲載決定.



(b) w/  $C_{in}$ ,  $C_{sn1}$

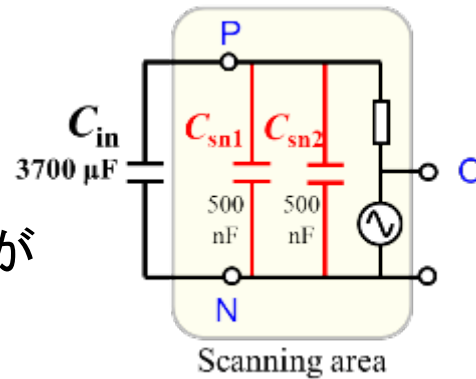


(c) w/  $C_{in}$ ,  $C_{sn1}$ ,  $C_{sn2}$

# Csn内蔵による外部へのノイズ伝搬低減効果検証

井瀨, 舟木, 「近傍磁界強度分布に基づく大電流SiCパワーモジュールのEMI低減設計評価」, 電学論D, 2024年6月号掲載決定.

Csnをモジュール  
内部両端に  
配置することで  
ノイズ漏出抑制効果が  
より大きくなる



119.5 dBμA/m (node P)



(a) Csn なし

104.8 dBμA/m (node P)

14.7 dB低減



(b) Csn1 あり

98.5 dBμA/m (node P)

21.0 dB低減

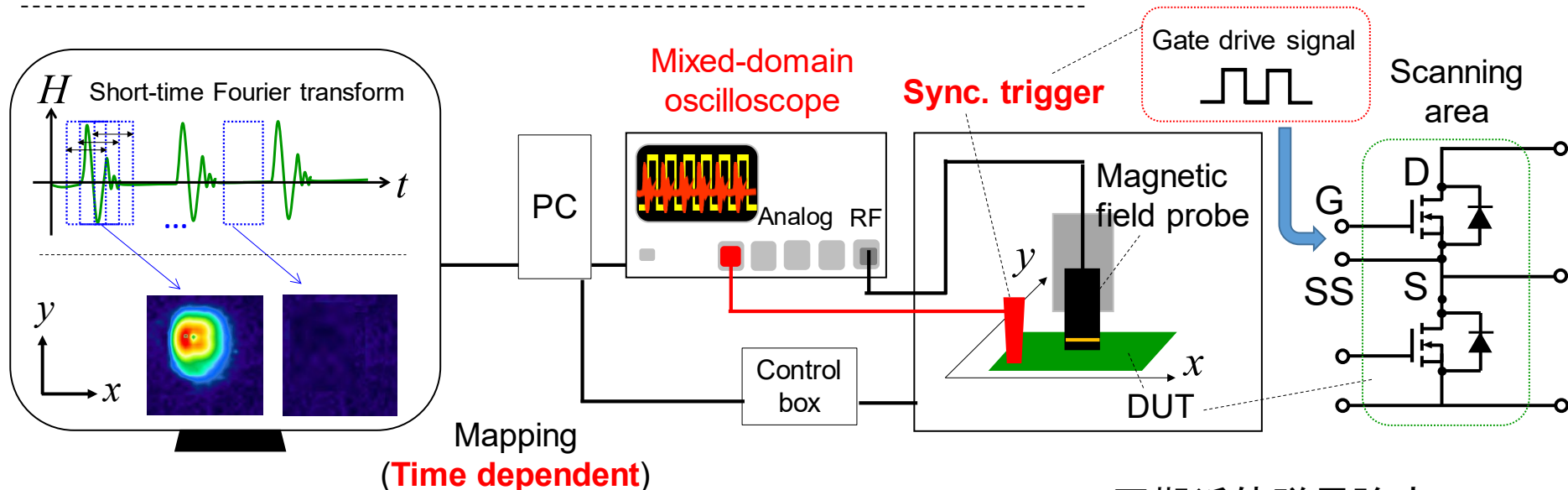
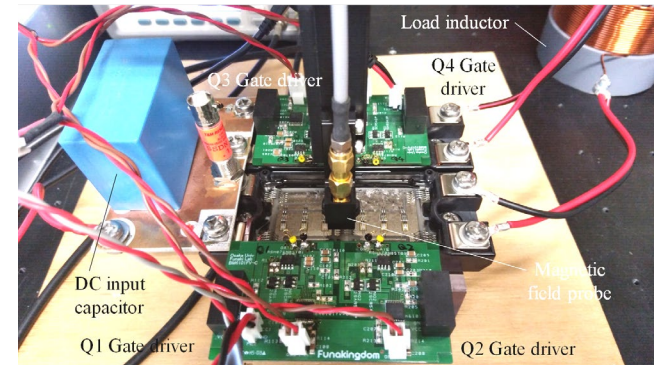


(c) Csn1, Csn2 あり

# 同期近傍磁界強度測定システム

開発システムのねらい:

- 任意の時点における磁界強度スペクトル
- 任意の周波数における特定の磁界強度分布変化
- ➡ - SW動作に伴う電流の過渡変化との対応付け
- 回路動作状態別の近傍磁界強度分布表示



各測定点において時刻同期をとった状態で磁界強度の時間応答を測定・記録

➡ 時間・周波数領域解析 (短時間フーリエ変換)

Fig. 同期近傍磁界強度測定システムの構成



# 近傍磁界強度の周波数スペクトル

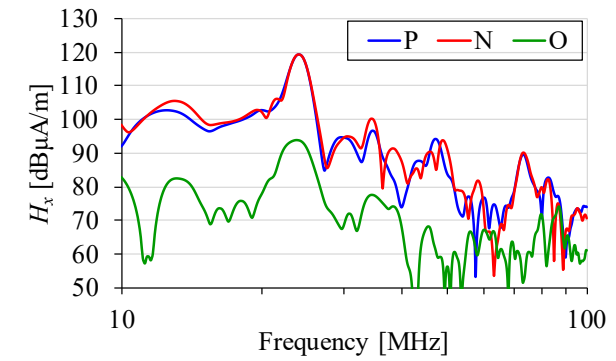
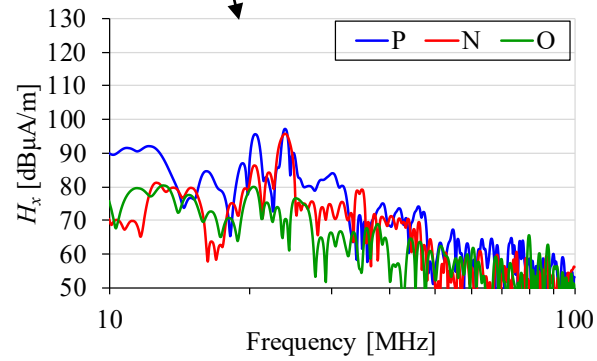
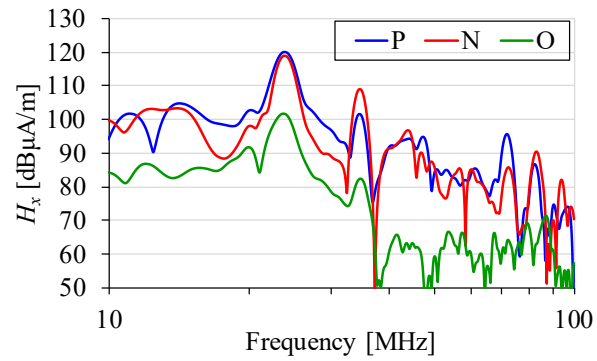
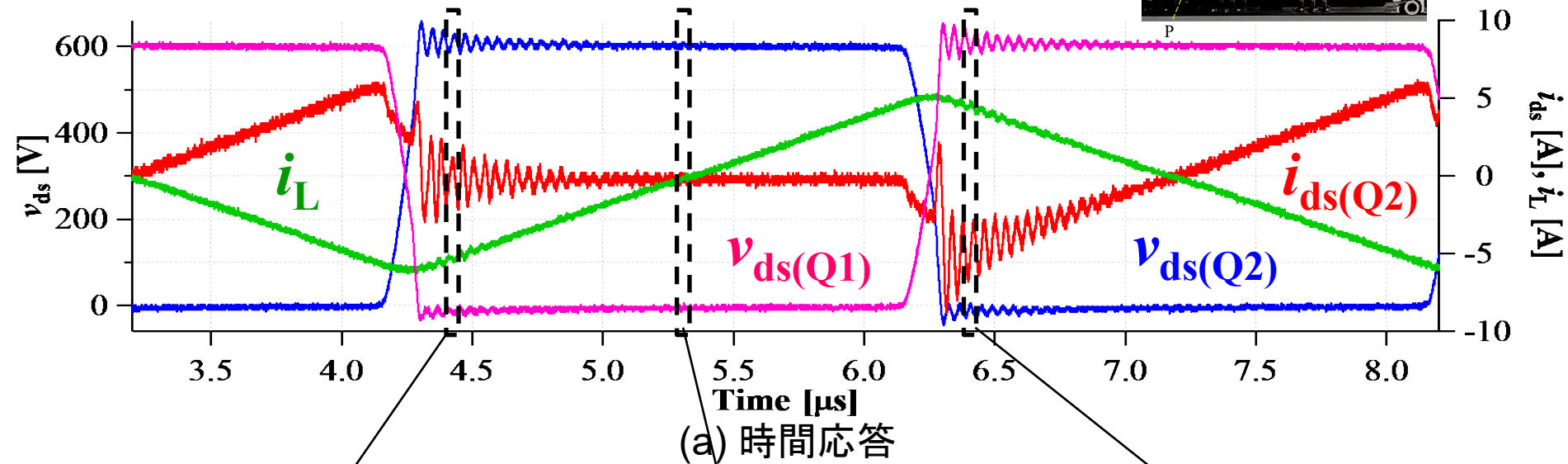
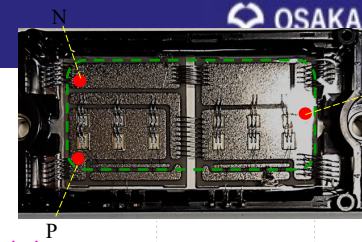
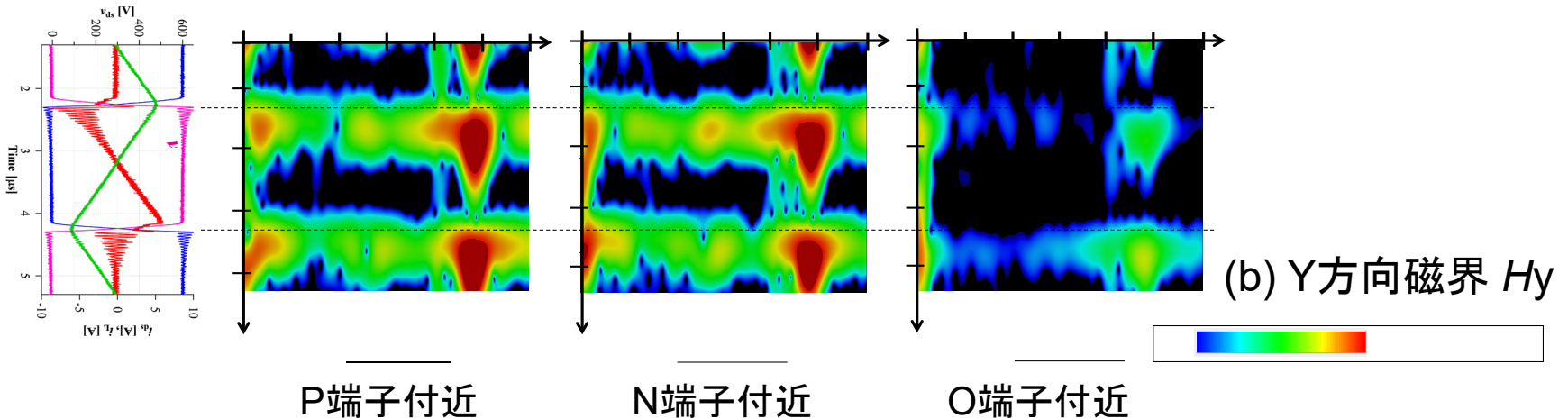
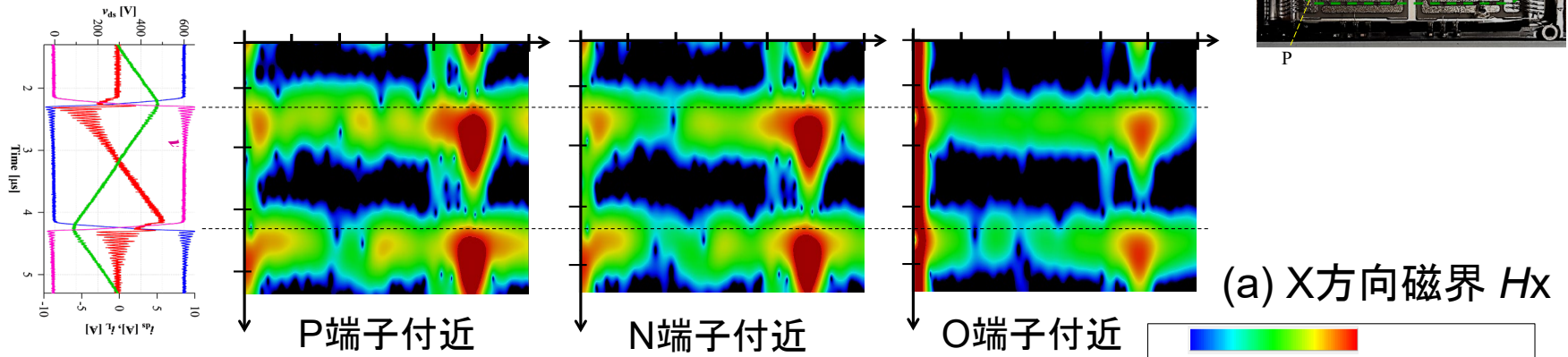
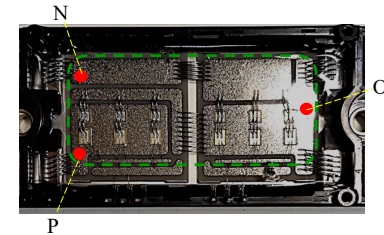


Fig. 各時間断面における近傍磁界強度の周波数スペクトル(外部接続端子(P, N,O)付近)

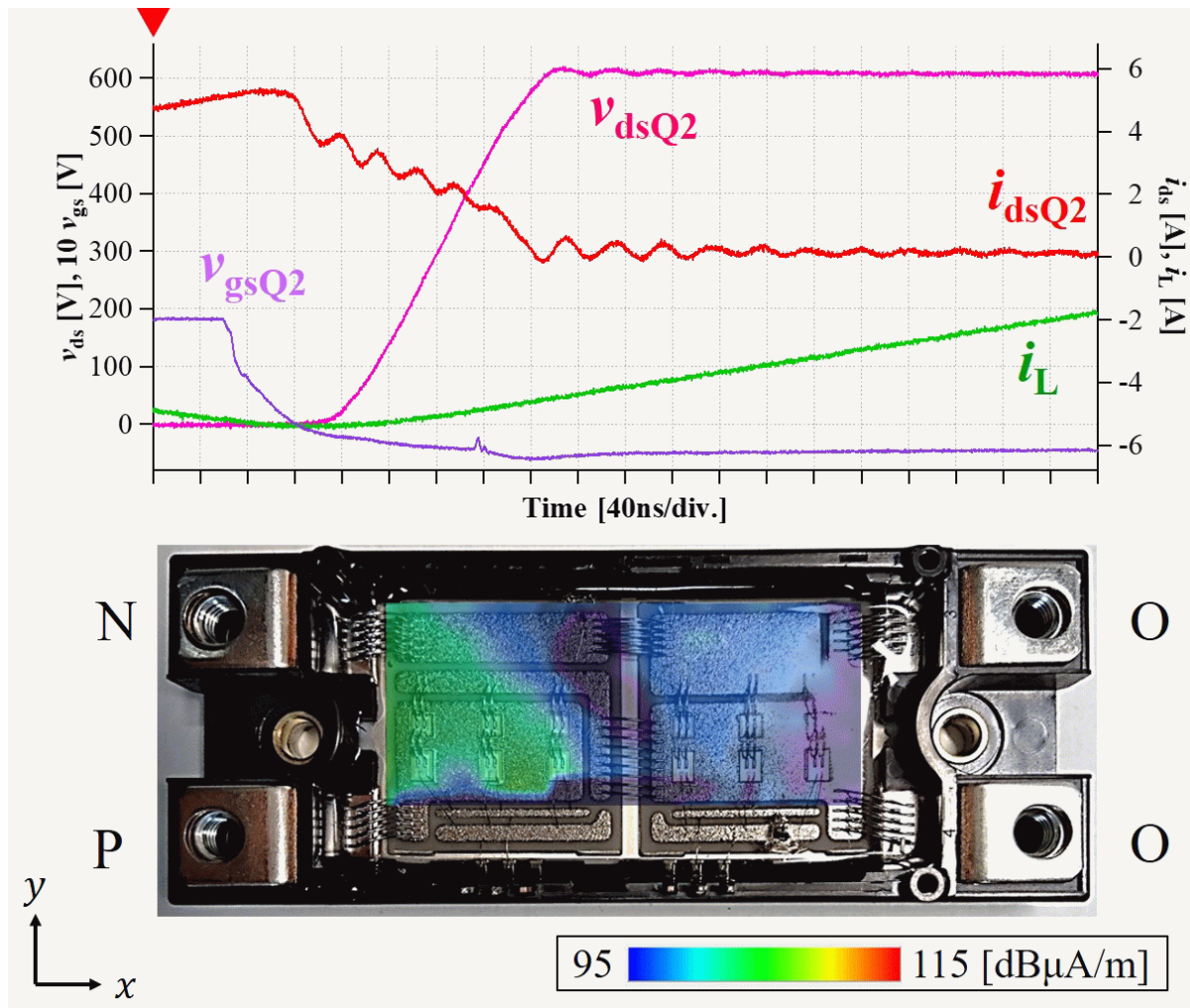
# 近傍磁界強度の時間・周波数領域解析

外部接続端子(P, N, O)付近の磁界強度, スペクトログラム



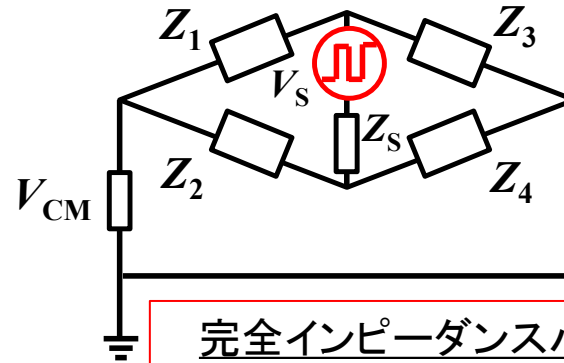
# ノイズ電流分布のアニメーション表示

(Q1 ターンオン動作, 24 MHz, Hxy)



# インピーダンスバランスによるコモンモードノイズ低減

ブリッジ型のコモンモード等価回路  
⇒ブリッジの平衡条件を指標に  
コモンモードノイズ発生メカニズム  
・ノイズ低減設計の検討報告例

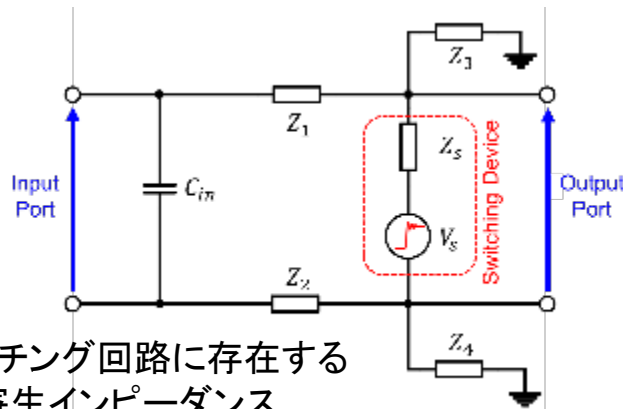


Impedance balancing  
 $Z_1:Z_2 = Z_3:Z_4$   
 $\Leftrightarrow Z_1Z_4 - Z_2Z_3 = 0$

完全インピーダンスバランス条件が成立するとき  
ノイズ源電圧 $V_S$ に起因してLISNの雑音端子電圧に  
表れるノイズ電圧 $V_{CM}$ がゼロ

参考文献:

- 高橋 他: 信学論(B), vol.J99-B, no.3, pp.144-154 (2016)
- 西本 他: 信学論(B), vol. J102-B, no. 3, pp. 184-193 (2019)

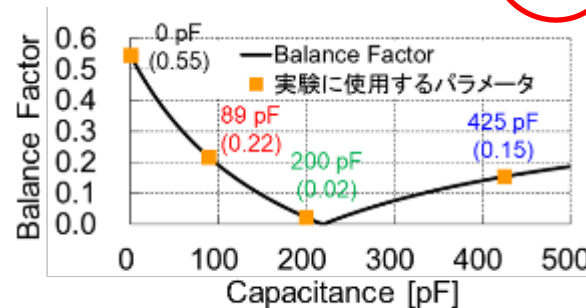
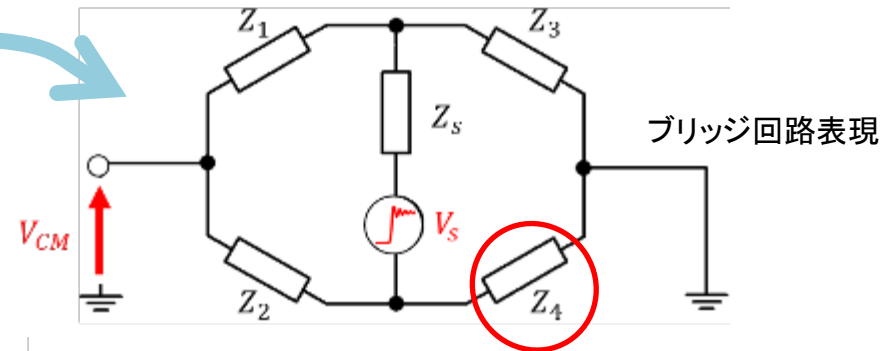
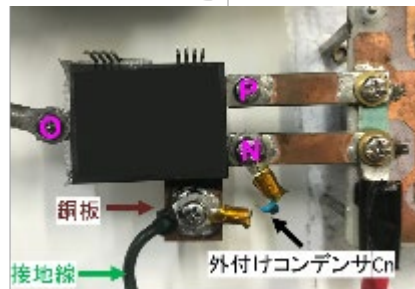


スイッチング回路に存在する  
寄生インピーダンス

Balance Factor

$$\text{def } \left| \frac{Z_1Z_4 - Z_2Z_3}{(Z_1+Z_2)(Z_3+Z_4)} \right|$$

$$Z_4 = \frac{1}{j\omega C_n}$$

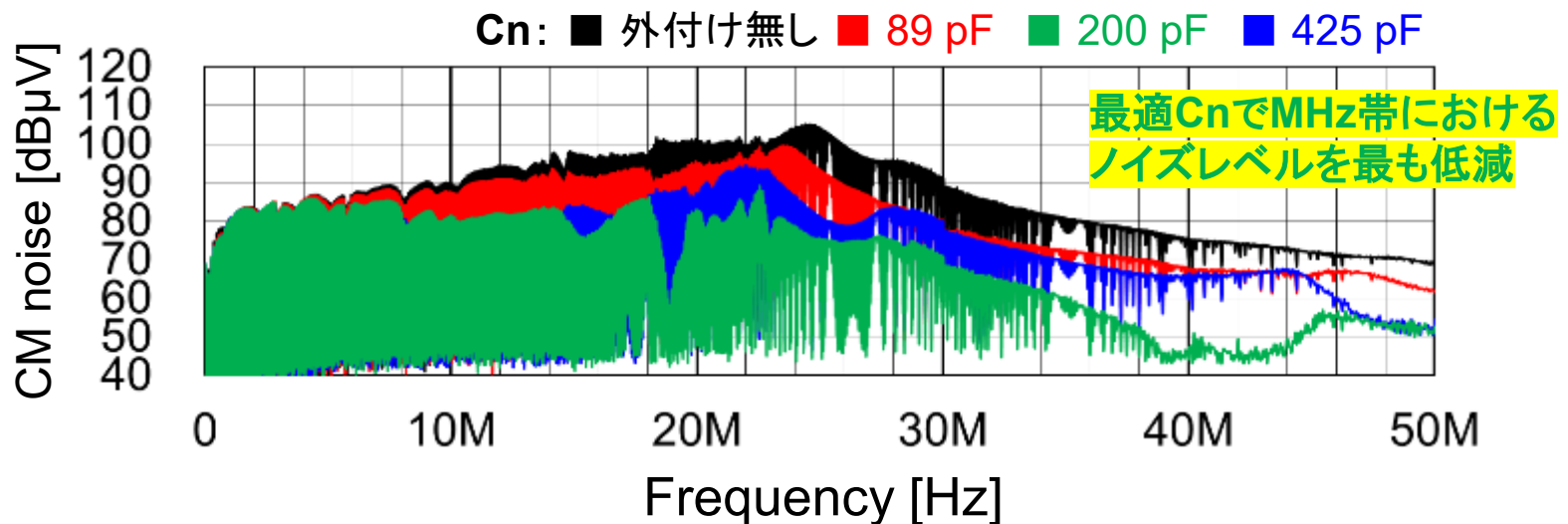
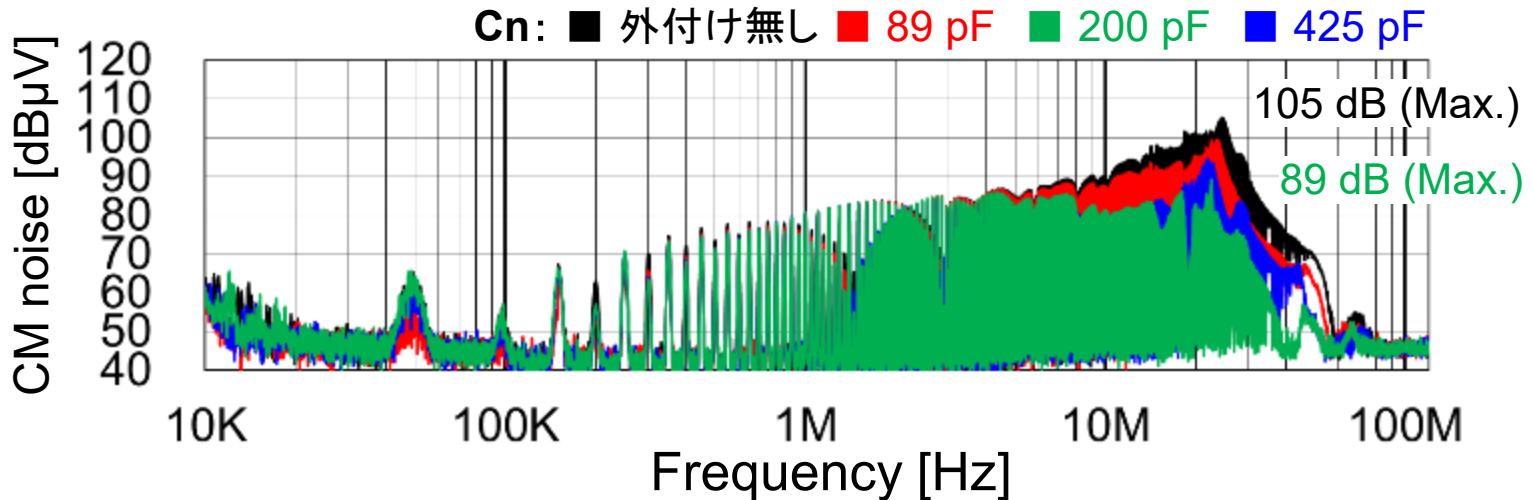


$Z_4$ をパラメータとして  
評価回路のCMノイズを  
実測・比較評価

外付けコンデンサ $C_n$ とBFの関係

# インピーダンスバランスによる共通モード伝導ノイズ低減検証

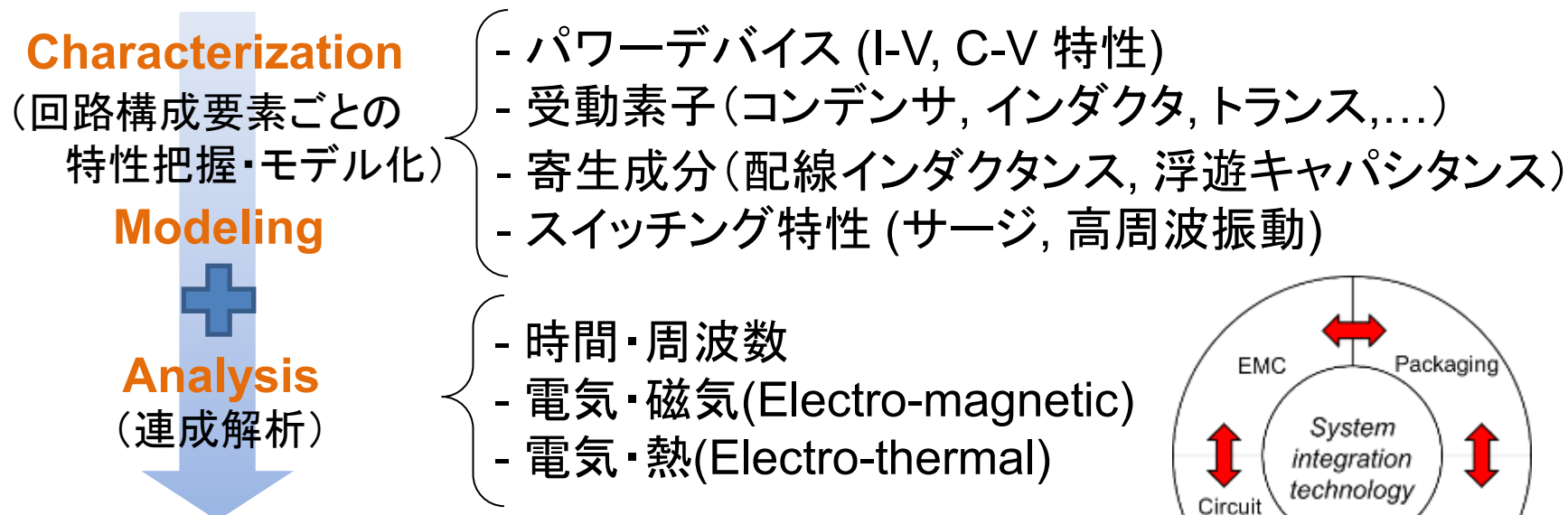
➤ ZバランスによるCM伝導ノイズ低減効果の評価      評価回路: 同期整流型DC-DC降圧コンバータ



# まとめ

- ・SiC, GaNパワーデバイスのノイズ源特性評価
- ・SiCパワーモジュールのノイズ低減設計検討例  
⇒WBGパワーデバイス適用におけるEMC課題を概説

## 次世代パワーエレクトロニクス回路のEMC設計



## システムインテグレーション

SiC・GaNパワーデバイス活用における「キラーアプリ」,  
具体的なアプリケーションを想定したEMC課題抽出・EMC設計検討へ